

## Vývoj výpočetní techniky

Jednotlivé etapy ve vývoji počítačů se nazývaly generace – jsou charakterizovány dobou vzniku, součástkami.

0. **generace** – MARK 1 na bázi relé (1944).

1. **generace** – postavené z elektronek (1950).

2. **generace** – tranzistory, objevují se magnetické paměti a první programovací jazyky – FORTRAN (1960).

3. **generace** – IO, různá integrace  $\mu$ P8080 (1970).

## Rozdělení počítačů

**Analogové** – jedná se o elektronické obvody, které jsou popsány stejnou rovnicí, jako řešená úloha. Po přivedení vstupního signálu se na výstupu objeví odezva odpovídající řešení.

**Číslicové** – pracují s posloupností čísel.

Číslicové systémy pracují s dvouhodnotovým signálem: logická 1 a logická 0.

Dvojkovou číslicí vyjadřující stav signálu označujeme jako **bit** – 0, 1.

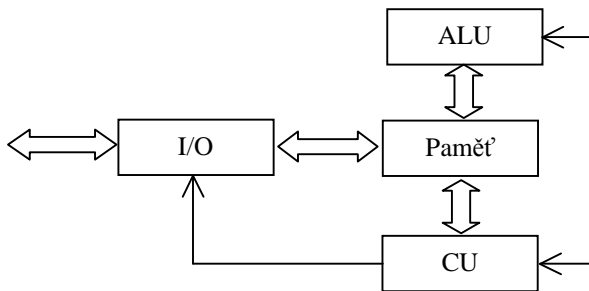
Potřebujeme-li rozlišit více než dva stavy, použijeme více bitů – **8 bitů = 1 Byte**.

**Instrukce** – určuje co se má se zpracovávanými informacemi udělat, skládá se z operačního znaku a adresných částí – posloupnost instrukcí tvoří **program**.

**Paměť** je zařízení, které má schopnost pamatovat si informace ve formě bitů. Paměť je rozdělena na jednotlivá paměťová místa nejčastěji po Bytech, každému paměťovému místu je přiřazena adresa.

## Blokové schéma počítače

Základní uspořádání formuloval John von Neuman (1946).

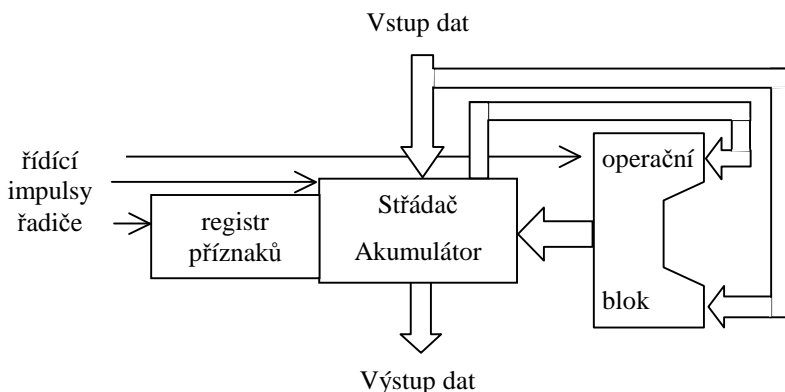
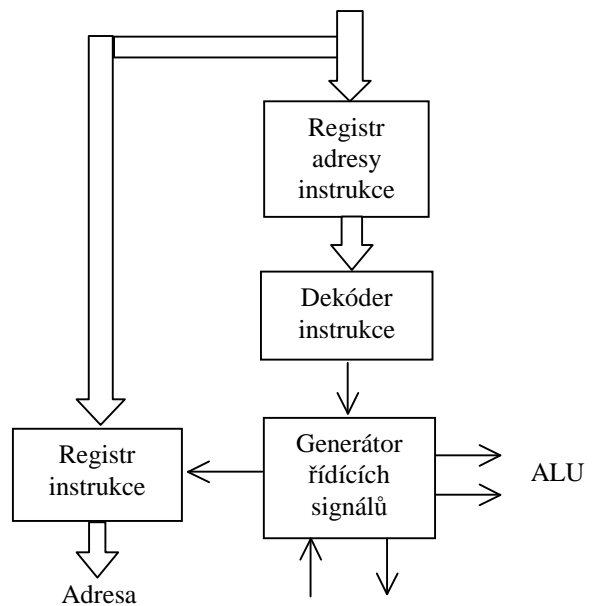


**Řadič** – dekóduje instrukce, řídí jejich provádění a vysílá do všech částí počítače řídicí signály.

**Registr** – je skupina klopných obvodů k uchování zpracovávané informace.

Po vykonání instrukce se registr adresy instrukce zvýší o jedničku a čte se další paměťové místo – celý děj se opakuje.

I/O – Input/Output – vstup/výstup  
CU – Control Unit – řadič  
ALU – Aritmeticko logická jednotka



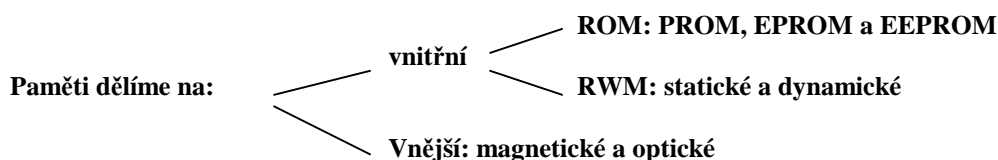
Aritmeticko logická jednotka – v ALU probíhají základní operace například: logický součin, součet, rotace, atd.

Základní částí je operační blok, výsledky se obvykle předávají do střadače k dalšímu zpracování.

Nedělitelnou součástí ALU je registr příznaků (Flag Register), kde se jednotlivé bity nastavují podle výsledku operace.

znaménko (signum)  
přenos (carry)  
nula (zero)  
parita (parity)

## Paměť



**ROM (Read Only Memory)** – pouze pro čtení, neměnný obsah naprogramovaný výrobcem.

**PROM** – pomocí přípravku lze jedenkrát naprogramovat (nevratný proces).

**EPROM** – elektricky programovatelná paměť mazatelné UV zářením.

**EEPROM** – elektricky programovatelná i mazatelná paměť.

**RWM (Read Write Memory)** – paměti pro čtení i zápis.

**Statické** – jsou obvykle tvořeny klopnými obvody, nemají žádné omezení v přístupu, jsou pomalejší než dynamické.

**Dynamické** – jsou rychlejší než statické a jsou konstrukčně jednodušší – využívají kapacity kondenzátorů, vzhledem ke svodům je potřeba REFRESH – obnova dat.

**RAM (Random Access Memory)** – paměti s přímým přístupem – každé paměťové místo má svou adresu, pomocí ní lze k němu kdykoliv přistoupit.

**SAM (Sequential Access Memory)** – paměti se sekvenčním přístupem.

## Sběrnice

- umožňuje propojení jednotlivých částí počítače, můžeme je rozdělit na: datové, adresové a řídicí. Je tvořena obvykle řadou vodičů, propojujících vzájemně jednotky. Informace se přenáší paralelně. Šířka sběrnice může být různá 8, 16, 32, 64 bitová sběrnice.

**S – 100** – má oddělenou datovou (16 bitů) a adresovou (24 bitů) sběrnici. Používá se pro řízení.

**ISA** – stala se standardní sběrnici, umožňuje práci 8 i 16 bitových zařízení.

**PCI** – Rychlá 32 bitová sběrnice disponující vyrovnávací pamětí. Umožňuje vzájemnou komunikaci připojených zařízení bez účasti procesoru.

## Dnešní počítače ve srovnání s von Neumanem

První řadiče měli všechny své instrukce v sobě pevně zakódovány. Strojové instrukce se provádí pomocí mikroinstukcí uložených v paměti řadiče.

Von Neuman vycházel ze sekvenčního charakteru činnosti, což vedlo k velkým čekacím dobám, hlavně při komunikaci s I/O perifériemi. Začínají se používat řadiče pro vstupně/výstupní I/O operace.

**Přerušení** – jakmile zařízení I/O dokončí úkol vyvolá u procesoru přerušení hlavního programu a spuštění obslužného programu, který zajistí vše potřebné.

Při použití rychlejších periférií byl procesor často přerušován, což vedlo ke vzniku DMA (Direct Master Memory) – kanál určený k přenosu dat mezi periférií a pamětí (např. pevný disk, grafická karta).

**Virtuální paměť** – obvykle se pracuje pouze s částí dat, paměť pak pracuje tak, že tuto zpracovávanou část ve vhodném okamžiku přesune do paměti skutečné.

**Vyrovňovací paměť** – **CACHE** – zvyšující se rychlost procesoru způsobila vznik vyrovnávacích pamětí do kterých se ukládají často zpracovávané informace a je buď přímo součástí procesoru nebo v jeho těsné blízkosti.

### *Překrývání instrukcí (Pipelining)*

	T1	T2	T3	T4	T5	T6
F1	1			2		
F2		1			2	
F3			1			2

	T1	T2	T3	T4	T5	T6
F1		2	3	4		
F2			2	3	4	
F3				2		4

V jednom časovém úseku se současně vykonávají různé fáze různých instrukcí.

**Superskalární procesory** – umožňují zpracovávat více jak jednu instrukci současně.

## Rozdělení procesorů:

1. **CPU (Central Processor Unit)** – jsou základem osobních počítačů (PC), neobsahují většinou žádné periferní zařízení, vše se připojuje externě – otevřená architektura (paměť). Mají vysoký výkon, díky otevřené architektuře je vyvedeno mnoho signálů – rozměrné pouzdro.
2. **MCU (Micro Controller Unit)** – (Mikrořadiče) – na jednom čipu obvykle obsahují vše potřebné pro svou činnost (paměť, I/O porty, převodníky, atd.). Jsou méně výkonné, ale svou výkonnost dokáží dobře využít.
3. **DSP (Digital Signal Processor)** – Králové matematiky – používají se pro zpracovávání signálů, sdružují v sobě vlastnosti CPU i MCU.

Další možný způsob dělení procesorů – může být podle souboru instrukcí.

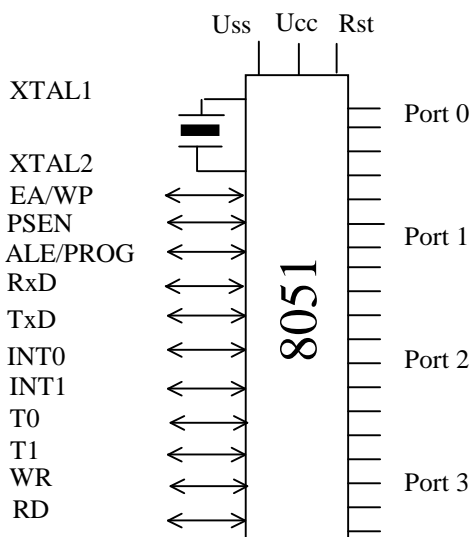
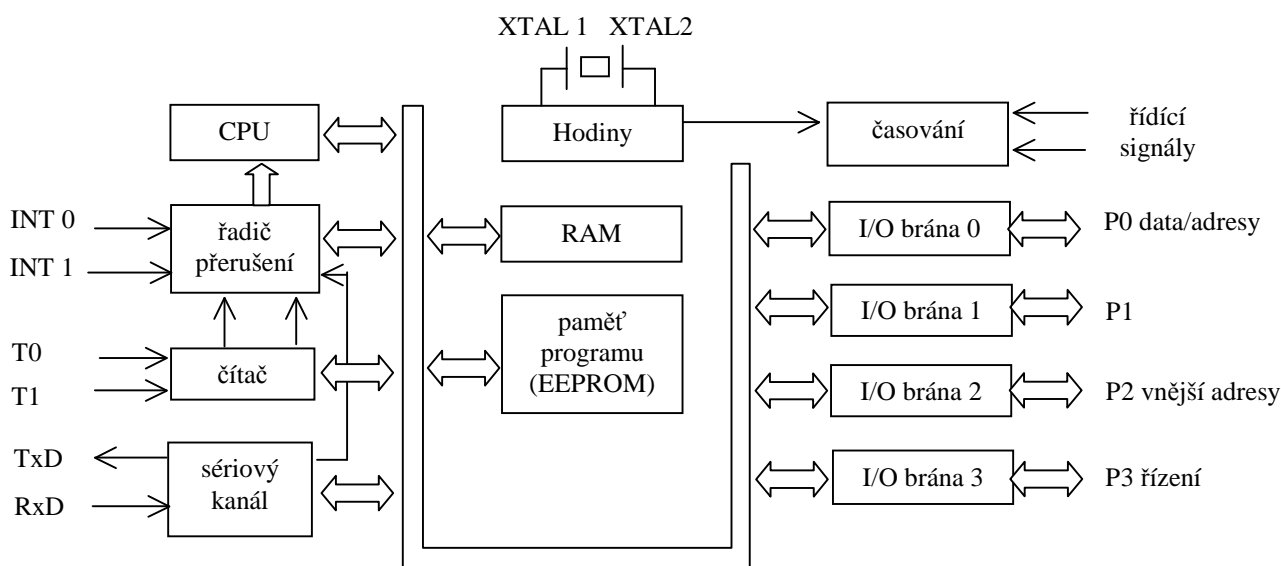
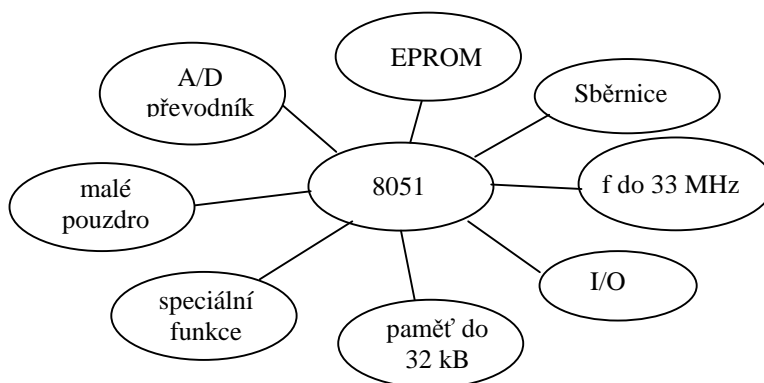
**Procesory CISC (Complex Instruction Set Computer)** – procesor s komplexním souborem instrukcí. Využívá mikroprogramování, lze přidávat další specializované instrukce, které jsou ale časově náročné např. instrukce pro práci s multimédií MMX.

**Procesory RISC (Reduced Instruction Set Computer)** – mají pouze minimální instrukční soubor, všechny instrukce dokáží velmi rychle provádět, využívají více práci s registry a rychlou vyrovnávací paměť.

Často dochází ke kombinaci obou typů - navenek se procesor jeví jako CISC ale vnitřní strukturou se podobá spíše RISC.

### Mikroprocesor řady 8051

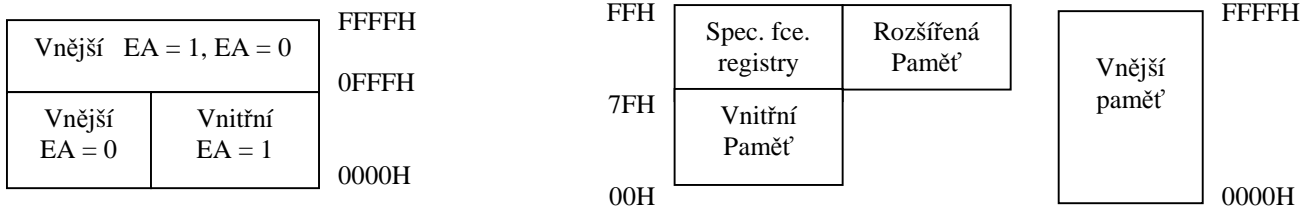
- vývojově pochází z roku 1980 v současnosti se vyrábí celá řada typů s rozšířenými vlastnostmi, ale využívají stejné jádro.



RxD – seriový vstup dat. Tx/D – seriový výstup dat.  
 INT 0, 1 – vnější přerušení. T0, T1 – vstup čítače časovače.  
 RD – signál pro čtení dat. Ucc, Uss – napájecí napětí.  
 WR – zápisový signál pro přenos dat do vnější paměti.  
 RST – signál reset, inicializace procesoru.  
 XTAL – vstup budiče generátoru hodinové frekvence.  
 ALE/PROG – výstupní signál pro zápis dolní části adresové sběrnice do vyrovnávací paměti dolní části adresy/provádí zápis datového slova do vnitřní paměti programu.  
 PSEN – výstupní signál pro čtení obsahu vnější paměti programu.  
 EA/WP – slouží k přepnutí vnější a vnitřní paměti programu/ vstup WP se používá jako vstup programovacího napětí.  
 Port 0 – multiplexovaná adresová, datová sběrnice obousměrná, provádí se přes něj programování vnitřní program.  
 Port 1 – datová sběrnice, definuje spodní část adresy při programování.  
 Port 2 – datová sběrnice, definuje horní část adresy při programování.  
 Port 3 – jednotlivé bity se používají jako řídicí signály SFR.

## Organizace paměti:

**Paměť programu:** překrývání paměťového prostoru 0000H – 0FFFH je vyloučeno řídicím signálem EA, který přepíná vnější a vnitřní paměť. Zbývající část paměti programu 1000H – FFFFH je vždy umístěna ve vnější paměti (nezávislá na signálu EA).  
**Paměť dat:** můžeme využívat vnitřní nebo vnější datovou paměť, překrývání je odstraněno tím, že přístup do každého prostoru zajišťují jiné instrukce.



## Speciální funkční registry SFR

Rozdělení vnitřní paměti

7FH	zbyváající část paměti RAM	
30H	bitová oblast	
2FH		
20H		
1FH	R0 – R7	Bunka 3
	R0 – R7	Bunka 2
	R0 – R7	Bunka 1
00H	R0 – R7	Bunka 0
87H	PCON	řízení napájení
A8H	IE	řízení přerušování
B8H	IP	
81H	SP	ukazatel zásobníku
D0H	PSW	stavové slovo
F0H	B	registr B
E0H	ACC	střadač (akumulátor)

ACC – je registr se všemi funkcemi střadače, při operacích s operandy jej označujeme jako registr A.  
 Registr B – používají se při aritmetických operacích násobení a dělení, pro ostatní operace. Může použít jako každý jiný registr.  
 PSW – registr stavového slova – obsahuje bity příznaků a řídicí bity pro výběr sady registrů.  
 CY – přenos příznaků  
 AC – přenosný přenos  
 F0 – uživatelský příznak k volnému použití  
 RS1, RS0 – řídicí bity pro výběr sady registrů  
 OV – příznak přetečení



SP – ukazatel zásobníku – může adresovat kteroukoliv buňku ve vnitřní paměti dat. Jeho obsah je inkrementován (zvýšen o 1) dříve než dojde k uložení dat. Po resetu se nastaví obsah SP na hodnotu 07H.  
 Brány P0 až P3 obsahují klopné obvody, umožňující zjistit logický stav příslušné brány.

Vyrovňovací paměť sériových dat SBUF

- tvoří dva oddělené registry pro vysílání a příjem.

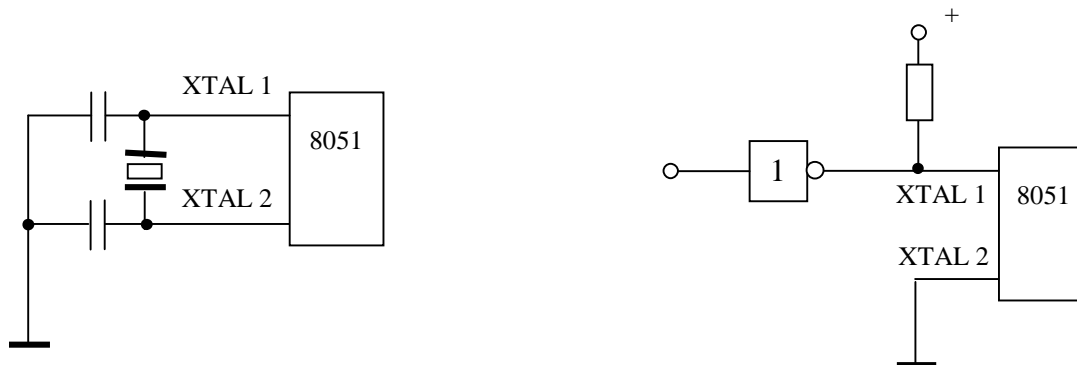
TH0, TH1, TL0, TL1 – dvojice registrů, pracujících buď jako čítače nebo časovače v závislosti na řídicím registru TMOD.

DPL, DPH tvoří dohromady 16 bitový ukazatel, používaný k nepřímému adresování vnější paměti dat nebo programu je možno je také využít jako paměťová místa.

PC – čítač instrukcí (Program Counter) – určuje adresu právě vykonávané instrukce, není programově přístupný.

## Generátor hodin a časování

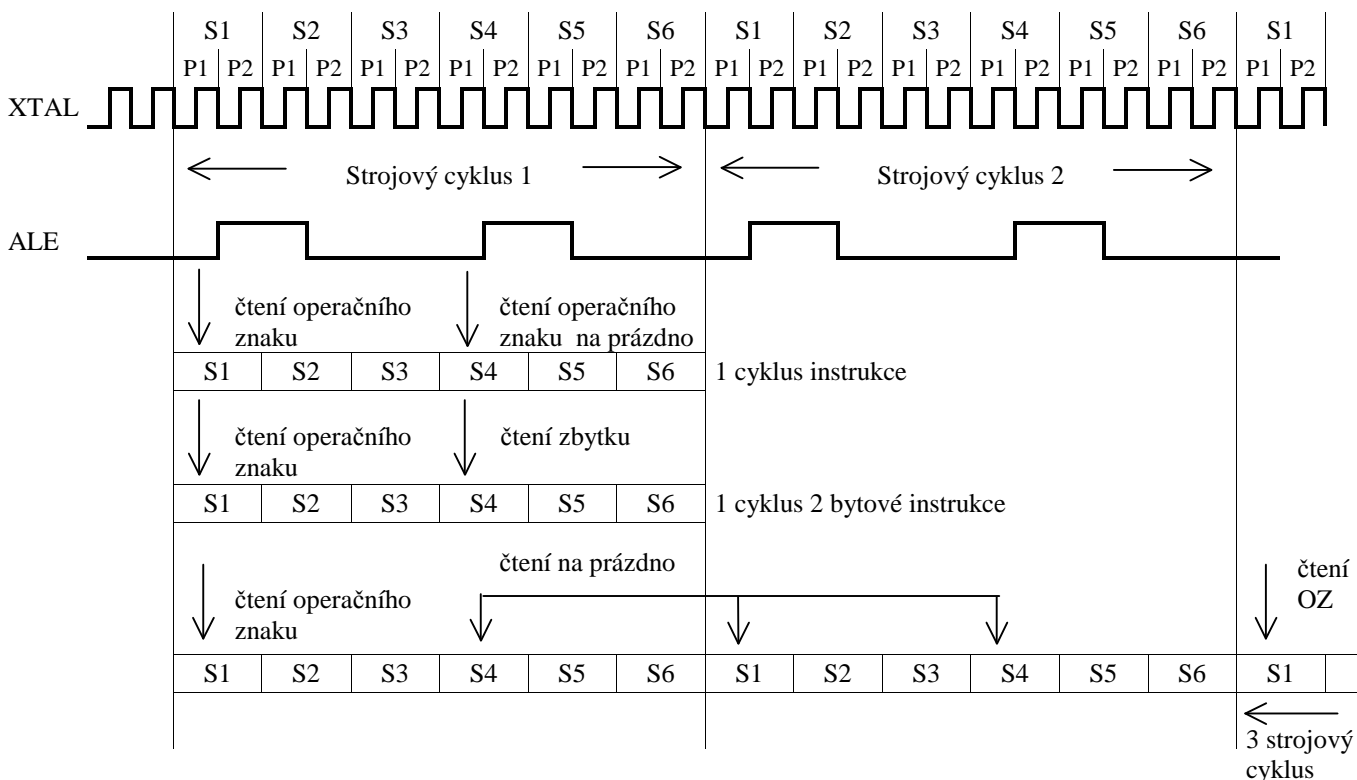
- hodinový kmitočet je vytvářen vnitřním oscilátorem se základním kmitočtem 1,2 – 12 MHz, který ke své činnosti potřebuje připojený krystal z vnějšku. Je možné použít i vnější zdroj kmitočtů. Vnější zdroj kmitočtu používáme u frekvencích větších jak 12 MHz.



## Pracovní cyklus procesoru (strojový cyklus)

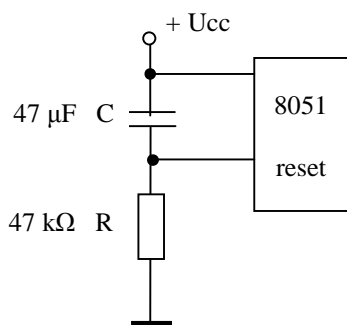
- skládá se z 6 stavů označených S1 až S6 z nichž každý je rozdělen na dvě fáze P1 a P2. Každý strojový cyklus je tedy tvořen 12 fázemi označovanými S1P1, S1P2, S2P1, ....., S6P2 shodnými s periodami generátoru hodin.

### Strojový cyklus



Ve fázi P1 se provádí aritmetickologické operace a ve fázi P2 přesuny mezi registry, každá fáze trvá jednu periodu kmitočtu oscilátoru.

### Nulování procesoru



- po připojení napájecího napětí Ucc nebo při poklesu Ucc mimo toleranci je potřeba uvést procesor do definovaného stavu tak aby byl schopen další činnosti. K tomu slouží vstup Reset na který můžeme připojit jednoduchý nulovací obvod složený z kondenzátoru a odporu.

Nulovací impuls musí být dlouhý alespoň 2 strojové cykly, tj. 24 period oscilátoru.

Při nulování procesoru se vynuluje čítač instrukcí PC, nastaví se zákaz přerušování, vstupně výstupní brány se nastaví do vstupního režimu, vynulují se většina speciálních registrů ACC, B, PSW, všechny registry zachytávací, atd.

Ukazatel zásobníku SP se nastaví na hodnotu 07H. Jednoduché nulovací obvody nejsou vhodné pro systémy se zálohovanou pamětí dat, protože v okamžiku krátkodobého poklesu nevytváří nulovací impuls a může dojít k přepsání zálohovaných dat chybnými údaji. V takovémto případě je potřeba použít speciální nulovací obvod Watchdog (MAX 609)

### Čítače / časovače

Mikroprocesor 8051 obsahuje dva 16 bitové čítače / časovače jejichž obsah je přístupný pomocí registrů TH0, TL0 – čítač 0 TH1, TL1 – čítač 1. Registry TH určují vyšší byte a TL nižší byte.

Zdrojem signálu může být vnitřní oscilátor procesoru – hovoříme o **funkci časovače** – čítač přičte 1 za každý strojový cyklus (12 period oscilátoru). Jsou-li zdrojem signálu události přivedené na vývody procesoru T1, T0 hovoříme **funkci čítače**. Vstupy T1, T0 se testují během každého strojového cyklu (S5P2), zjistí-li se v jednom cyklu úroveň logické 1 a v následujícím cyklu 0 nastala změna, přičte se k obsahu čítače 1. Protože zjištění změny na vstupech T1, T0 trvá 2 strojové cykly (24 period oscilátoru) je maximální kmitočet čítaného signálu 1/24 kmitočtu oscilátoru procesoru. Logická úroveň T1, T0 musí zůstat nesměněna alespoň 1 strojový cyklus.

Konfigurace čítače / časovače se zajišťuje naprogramováním registru modu TMOD. Programově lze čítače spouštět nebo zastavovat pomocí registru TCON.

## Paměti

Paměť počítače slouží k ukládání programu a dat se kterými počítač pracuje.

- registry – krátkodobé uchování právě zpracovávaných informací.
- vnitřní paměť (operační) – je realizovaná pomocí polovodičových součástek, načítají se do ní spuštěné programy.
- vnější paměť (externí) – slouží obvykle pro zálohování dat, je realizována v podobě magnetických nebo optických disků.

### Základní parametry paměti:

**kapacita** – množství informací, které může paměť pojmout.

**přístupová doba**

**přenosová rychlost**

**paměti:**

- statické
- dynamické

**přístup:**

- sekvenční
- přímý

**energetická závislost:**

- závislé
- nezávislé

**destruktivnost:**

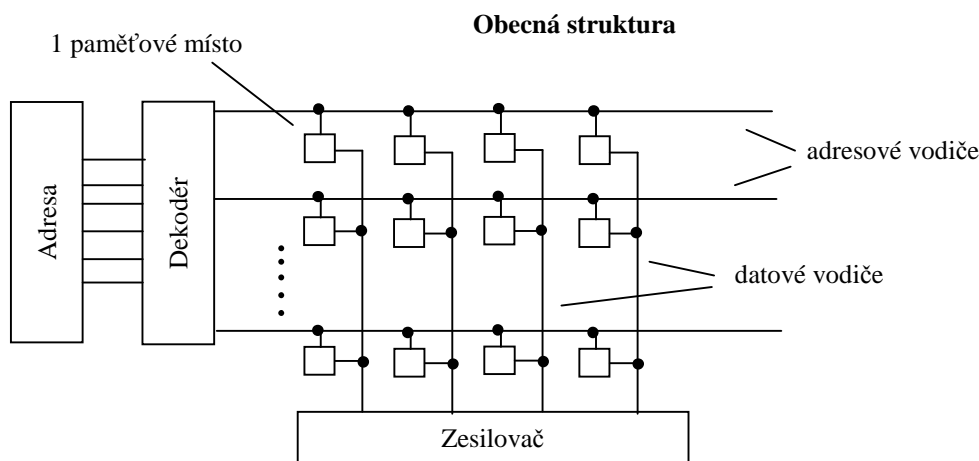
- paměti s jedním čtením
- s opakovaným čtením

**spolehlivost**

**cena za bit**

## Vnitřní paměti

- jsou zapojeny jako matice paměťových buněk, které mají kapacitu jeden bit.



Přístup na konkrétní paměťové místo (které buňky budou připojeny k datové sběrnici nám určuje adresa.

**ROM** – informace přímo od výrobce. Paměťová buňka je realizována jako dvojice vodičů v případě log. 0 nebo vodičů spojených přes diodu v případě log. 1. Některé paměti mohou místo diody mít bipolární nebo unipolární tranzistory.

**PROM** – paměťové buňky jsou realizovány stejně jako ROM, ale všechny buňky jsou propojeny polovodičovými diodami a tavnou pojistkou. (všechny paměťová místa obsahují log. 1). Uživatel má tedy možnost přepálením příslušných pojistek jedenkrát zápis informace (10 mA). Paměti PROM lze také realizovat pomocí víceemitorových bipolárních tranzistorů (tranzistor obsahuje tolik emitorů, kolik je datových vodičů).

**EPROM** – jsou statické energeticky nezávislé paměti do kterých můžeme provést zápis. Zapsané informace lze vymazat UV zářením. Paměťová buňka je realizována speciálním unipolárním tranzistorem, který na svém přechodu udrží elektrický náboj po dobu několika let.

**EEPROM** – jde o podobný typ paměti jako EPROM s tím rozdílem, že naprogramovanou paměť lze vymazat elektricky. Při zápisu se přivede na příslušný adresový vodič napětí a datový vodič buněk do níž se má zapisovat uzemní. Přes otevřené tranzistory prochází proud, který v nich vytvoří náboj. Při čtení se přivede na adresový vodič krátký impuls, který otevře pouze tranzistory s velkým prahovým napětím (ty které nemají vytvořený náboj se neotevrou). Vymazání paměti se provádí napětím opačné polarity na adresové vodiče.

## Paměti FLASH

pro paměti PROM, EPROM, EEPROM potřebujeme pro naprogramování a případné mazání speciální programovací zařízení. FLASH paměť je podobná svou strukturou paměti EEPROM, statická, energetický nezávislá paměť, její výhodou ale je možnost programování a mazání přímo v zařízení (PC).

**SRAM** – uchovávají uložené informace po celou dobu připojení napájecího napětí, paměťová buňka je realizována klopným obvodem (bistabilním) BKO. V paměti SRAM se používá dvou datových vodičů. Vodič data pro zápis, data s pruhem pro čtení. Pomocí adresového vodiče vybíráme příslušné klopné obvody. Paměti SRAM lze realizovat pomocí technologie MOS. Paměti SRAM se vyznačují nízkou přístupovou dobou (15 – 20 ns) jejich nevýhodou je velká složitost (finanční náročnost a nižší kapacita).

**DRAM** – Informace jsou v nich uloženy pomocí elektrického náboje v kondenzátoru, která se však po určité době vybíjí, proto tyto paměti potřebují obnovu informací – REFRESH. Tuto obnovu musí zajistit vnější obvody. Nabíjení a vybíjení jednotlivých kondenzátorů je realizováno pomocí tranzistorů, které jsou připojeny na jednotlivé adresové vodiče. Při čtení dojde k vybití kondenzátoru a je potřeba přečtenou hodnotu znovu obnovit.

## Organizace paměti v PC

Původní počítače používali operační paměť sestavenou z jednotlivých integrovaných obvodů. Můžeme se setkat s provedením bezparitním nebo s komparátorem parity (přidán 1 bit).

Se vzrůstající kapacitou pamětí přichází nový způsob provedení, který umožňuje snadnější rozšiřování a větší kapacity. Paměti jsou na miniaturních samostatných deskách označovaných jako:

**SIMM (Single Inline Memory Module)**, které se osazují do konektoru na základní desce PC. (5 V)

30 pin SIMM – 286 – 486 (256 kB – 4 MB)

72 pin SIMM – 486 – P75 (4 MB – 32 MB)

Dalším vývojovým typem jsou paměti:

**DIMM (Dual Inline Memory Module)** (dvojí napájení 3,3 V, 5 V)

168 pinů (16 MB – 256 MB)

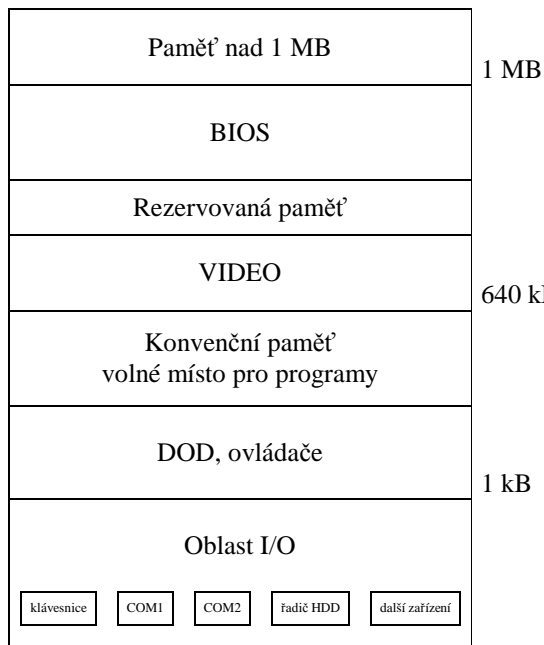
Tyto moduly jsou do počítače přidávány (odebírány) v rámci tzv. „paměťových bank“. Velikost 1 banky je závislá na šířce sběrnice procesoru. Je nutná aby šířka přenosu dat modulu v 1 bance byla stejná jako šířka sběrnice

**Paměť CACHE** – je to rychlá vyrovnávací paměť mezi jednotlivými zařízeními např. mezi procesorem a operační pamětí. Používají se dva druhy:

*externí* – osazená na základní desce

*interní* – integrována přímo v procesoru

## Logická organizace paměti



**Konvenční paměť** 1 k – 640 kB je rozdělena na 2 části:

Oblast I/O adres a oblast pro práci programů.

**Oblast I/O** zaujímá první kB v ní má každá součást PC přidělenou I/O adresu přes níž posílá svá data k mikroprocesoru a pomocí které mikroprocesor toto zařízení oslovuje. Přidělování adres se řídí přesnými pravidly IBM.

0000 – 00FF jsou určeny pro díly na základní desce.

0100 – 03FF pro rozšiřující desky.

Dvě zařízení nemohou používat stejnou I/O adresu.

**Oblast pro práci programu** slouží pro vlastní programy, načítají se do ní rezidentní programy (trvale v paměti – autoexec.bat) a ovládače zařízení (CD-ROM, config.sys). S vývojem programů nedostačovala velikost paměti, proto se hledalo řešení. Přesun ovládačů, rezidentních programů do jiné části paměti.

**Rezervovaná paměť** 640 kB – 1 MB je vyhrazena pro netechnické prostředky PC.

A0000 – C7FFF – grafické adaptéry

F0000 – FFFFF – BIOS

mezi grafikou a BIOSem je prostor pro přidavné karty PC.