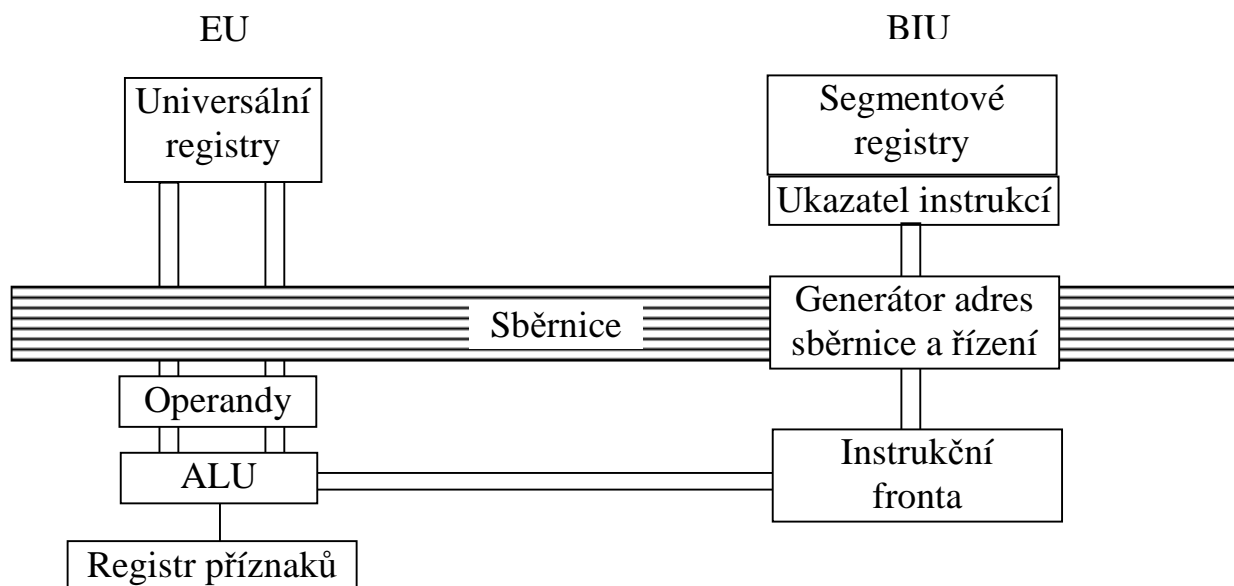


## 16-ti bitové procesory

Mikroprocesor 8086 – jde o universální 16-ti bitový mikroprocesor, který je schopen provádět operace s 16-ti bitovými čísly. S okolím komunikuje po 16-ti bitové datové a 20-ti bitové adresové sběrnici.

Vnitřní struktura 8086 je tvořena 2-mi samostatnými jednotkami.



Jednotka EU (Execution Unit) prováděcí jednotka

Jednotka BIU (Bus Interface Unit) jednotka styku se sběrnici

Obě jednotky pracují nezávisle, proto je možné překrývání fází jejich činnosti. Během provádění předchozí instrukce EU, lze provést výběr a čtení instrukce nově jednotkou BIU. Během doby kdy EU instrukci vykonává, ukládá BIU načtené instrukce do fronty, ze které si je EU vyzvedává. Fronta může vykonat až 6 bytů instrukcí, když se vyprázdní 2 byty, usiluje BIU o přečtení další instrukce. Provádí-li se instrukce skoku je obsah fronty bezpředmětný a vynuluje se. EU obsahuje ALU, zpracovává operandy, ovládá universální registry, nastavuje příznaky, ale nemá přístup k systémové sběrnici! Vyžaduje-li přístup ke sběrnici musí žádat BIU.

Fáze činnosti mikroprocesoru:

- načtení instrukce
- načtení operandů (pokud jsou třeba)
- provedení instrukce
- odeslání výsledků

Jednotlivé fáze u 8086 se na rozdíl od jiných typů překrývají.

Poznámka: Fronta instrukcí v BIU je tvořena pamětí typu FIFO (First-In First-Out).

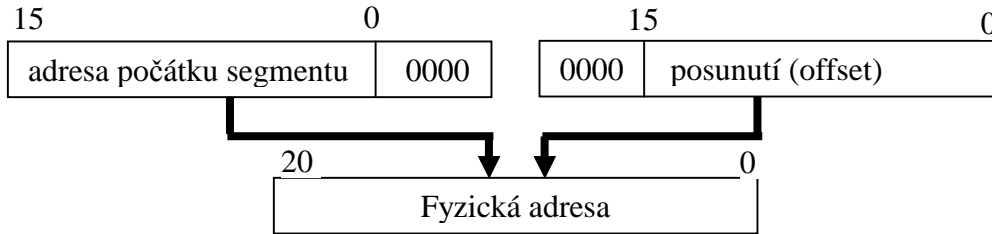
## Organizace paměti

- obvod 8086 umožňuje pracovat s pamětí 1 MB, ale obsahuje jen 16-ti bitové registry (64 kB) => segmentace paměti. Jedná se o logické dělení paměti po blocích 64 kB, kterým říkáme segmenty a jejich začátek je určen buď programátorem případně volným místem v paměti. Základní požadavek na umístění počátku segmentu je aby jeho adresa byla násobkem 16ti. Umístění jednotlivých bytů v rámci segmentu. určuje ofsetová část adresy. Offset – kolikátý byte to je od počátku segmentu.

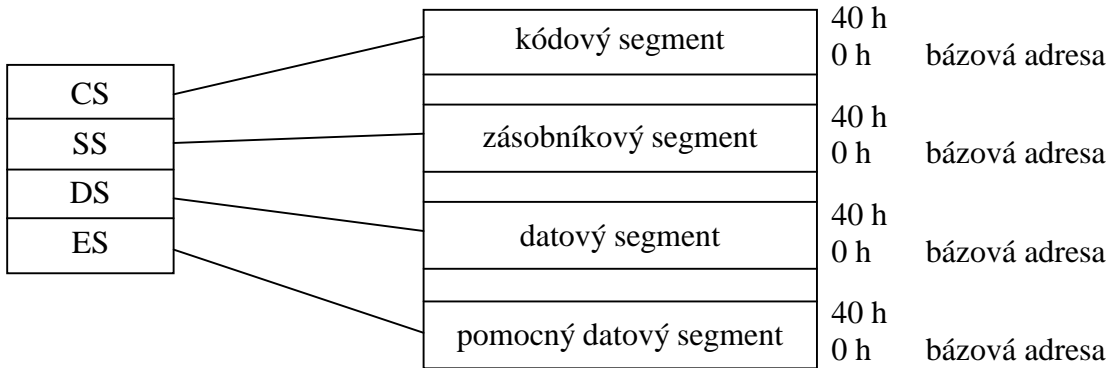
Obě části – adresa počátku segmentu i offset jsou 16-ti bitové a výslednou fyzickou 20-ti bitovou adresu provádí jednotka BIU.

## Fyzická adresa a její tvorba

Fyzickou adresou rozumíme 20-ti bitovou adresu, která slouží ke komunikaci mikroprocesoru s vnější pamětí.



Obvykle pracujeme se 4mi segmenty jejich počáteční adresy jsou umístěny v příslušných segmentových registrech.



Jednotlivé segmenty mohou být odděleny nevyužitými částmi paměti, mohou se dotýkat (sousedit), popřípadě se mohou překrývat částečně nebo úplně. Pro zápis logické adresy používáme následující symboliku v níž obě části napíšeme vedle sebe odděleny dvojtečkou.

bázová adresa – 1234:0022 – offset

## Rezervovaná místa v paměti

2 oblasti paměti 0 až 3FF h, 0FFF0 až 0FFFF h jsou využívány pro přerušení a počáteční nastavení systému. Adresa 0FFF0 h je prvním místem odkud systém vybírá instrukci po signálu reset. Na této adrese je obvykle skok na skutečný začátek programu. Umístěný kdekoliv v paměti. Počáteční oblast paměti je vyhrazena pro činnost přerušení. Leží zde tabulka ukazatelů přerušení – přerušovací vektory. Tabulka má 256 položek v níž je vždy uložena počáteční adresa pro obsluhu přerušení.

## Registry 8086 a jejich využití

8086 obsahuje 14 16-ti bitových registrů:

Jednotka BIU obsahuje 4 segmentové registry.

Jednotka EU obsahuje tzv. universální registry z nichž jsou:

4 datové (AX, BX, CX, DX)

2 ukazatelé (SP, BP)

2 indexové (SI, DI)

příznakový registr (flag)

ukazatel instrukce (IP)

15 – 87 - 0	Popis
AH AX AL	datové registry AH – 8 horních bitů AL – 8 dolních bitů
BH BX BL	
CH CX CL	
DH DX DL	
SP	ukazatelé
BP	
SI	indexové registry
DI	
CS	segmentové registry
DS	
SS	
ES	
IP	ukazatel instrukce
flag	příznakový registr

## Segmentové registry

**CS (Code Segment)** – je v něm uložena báze adresy kódového segmentu. Na této adrese obvykle začíná program svou první instrukcí.

**SS (Stack Segment)** – zásobníkový segment má svou počáteční adresu uloženou v registru SS, zásobník slouží k ukládání návratových adres obsahu registru a podobně.

**DS (Data Segment)** – Obsahuje báze adresy datového segmentu, kde jsou uložena data programu.

**ES** – vymezuje počátek alternativního datového segmentu, který využívají některé instrukce.

## Ukazatel instrukce

**IP** – v tomto registru je uložen offset. Instrukce od báze adresy současně platného kódového segmentu. IP není možné programově ovládat.

## Datové registry

**AX, BX, CX, DX** – každý z nich lze použít jako 16-bitový nebo 2 8-bitové registry. Používají se pro většinu aritmetických a logických operací.

## Ukazatelé a indexové registry

**SP (Stack Pointer)** – používá se pro operace se zásobníkem (uchování offsetu zásobníku)

**BP** – ukazatel báze, používá se pro nepřímé adresování

**SI** – instrukce, která chce získat data z datového segmentu získá příslušný offset indexovému registru SI

**DI** – obdobné využití jako SI

## Příznakový registr

– je 16-bitový, některé bity nejsou využity. Poskytuje 6 stavových a 3 řídicí příznaky. Nevyužité bity jsou vždy nulové.

15

0

-	-	-	-	OF	DF	IF	TF	SF	ZF	-	AF	-	PF	-	CF
---	---	---	---	----	----	----	----	----	----	---	----	---	----	---	----

**CF (Carry Flag)** – tento stavový příznak přenosu odráží velikost operace. Je nastaven, když paměťové místo určené pro výsledek nestačí svou délkou pro jeho uložení.

**PF (Parity)** – tento stavový příznak se používá ke kontrole chyb vysílaných dat. (Je nastaven při sudé paritě).

**AF (Auxiliary Carry)** – stavový příznak podobný příznaku CF, týká se jen 1/2 bytu. Popřípadě 1 bytu pracujeme-li s 16-bitovými slovy.

**ZF (Zero)** – stavový příznak, nastaví se v případě nulovosti výsledku. Nuluje se v případě nenulového výsledku.

**SF (Sign)** – stavový příznak, nastavuje se je-li výsledek operace záporné číslo.

**TF (Trap)** – krokování, řídicí příznak, je-li nastaven generuje se po každé instrukci vnitřní přerušení.

**IF (Interrupt Enable)** – řídicí příznak, je-li nastaven mikroprocesor přijímá signály vnějších žádostí o přerušení ze vstupu INTR.

**DF (Direction)** – směr, řídicí příznak, určuje směr při práci s blokem dat. Je-li nulový – operace začíná na nejnižší adrese a po každém kroku se automaticky inkrementuje o 1. Je-li nastaven – probíhají operace opačným směrem a adresa je po každém kroku snížena o 1.

**OF (Overflow)** – přetečení, stavový příznak určuje, že výsledek nemůže být uložen na paměťové místo se znaménkem.

Příznak je nastaven je-li jeho obsah = 1

K tomuto registru nepřistupujeme jako k celku.

Existují instrukce, které ukládají a vyzvedávají obsah příznakového registru do zásobníku.

## Zásobník

je vytvořen jako struktura LIFO (Last-In First-Out), kdekoliv v operační paměti. Všechny odkazy na zásobník jsou segmentovány přes SS. Výběr a zápis do zásobníku řídí registr SP, který obsahuje adresu právě zapsané položky.

Př. dno zásobníku je na adrese SS:0A1A, zásobník byl do současného stavu naplněn posloupností instrukcí, které zapsaly hodnoty AA01, 11AA, 3C00.

SS:0A1A	dno zásobníku	
0A18	AA11	
0A16	11AA	
0A14	3C00	<- vrchol zásobníku
0A12		

Instrukce PUSH provede činnosti v následujícím pořadí:

- 1) sníží obsah SP o 2
- 2) na adresu SS:SP uloží obsah 16-ti bitového operandu

Instrukce POP provede následující akce:

- 1) operand naplní 16-ti bitovým obsahem SS:SP
- 2) zvýší ukazatel SP o 2

8086 – nemá žádný prostředek, kterým by hlídal maximální naplnění zásobníku.

## Přerušovací systém

- umožňuje přerušení běžícího programu a aktivuje obslužnou proceduru pro obsluhu přerušení. Můžeme je rozdělit na:

### **vnější (technické prostředky):**

*maskovatelné (INTR)*

*nemaskovatelné (NMI (Non Maskable Interrupt))*

**vstup NMI** – reaguje na hranu signálu a používá se pro identifikaci události ohrožujících počítač např. výpadek napájení, chyba parity na sběrnice apod. má vyšší prioritu než vstup INTR.

**vstup INTR** – spolupracuje s vnějším obvodem 8259A, což je programový řadič přerušení.

### **vnitřní (programově):**

- instrukcí INT n (n – číslo (0 – 255) přerušovacího vektoru)
- chybou při běhu programu

## Vektory adres rutin obsluhujících přerušení

Adresu vektoru v paměti			přerušení
0:0000	offset	segment	INT 0
0:0004	offset	segment	INT 1
0:0008	offset	segment	INT 2
0:000C	offset	segment	INT 3
0:03FC	offset	segment	INT FF h

Tabulka přerušovacích vektorů 256 položek, z nichž každá obsahuje ukazatel ve kterém je uložena adresa počátku obsluhy daného přerušení. Každý ukazatel je 4 bytový. První 2 byty na vyšší adrese obsahují básovou adresu, nižší 2 byty obsahují offset obslužné procedury. Protože jsou ukazatelé 4 bytové adresu umístění daného ukazatele přerušení získá mikroprocesor násobením čísla ukazatele 4mi.

### **Při přerušení se provádí následující činnosti:**

- 1) do zásobníku se uloží registr příznaků
- 2) vynulují se příznaky IF a TF
- 3) uloží se obsah registru CS
- 4) registr CS se naplní obsahem adresy  $n \times 4 + 2$  ( $n$  – číslo přerušení,  $+2$  – ukládáme bázovou adresu)
- 5) uloží obsah registru IP
- 6) naplnění registru IP  $n \times 4$  (offset)

Přerušení způsobené vnějšími V/V zařízeními lze maskovat vynulováním příznaku IF instrukcí CLI. Zakázané přerušení povolíme instrukcí STI. Návrat do přerušeného procesu a jeho pokračování zajistí instrukce IRET.

### **Při návratu se provedou následující činnosti:**

- 1) obnoví obsah registru IP
- 2) obnoví CS
- 3) obnova příznakového registru IF a TF

Některé přerušovací vektory jsou rezervovány pro přerušení, které generuje 8086.

INT 0 – nastane při pokusu dělení nulou v instrukci DIV – obsah CS:IP uložený do zásobníku ukazuje za instrukci, která přerušení způsobila.

INT 1 – používá se při krokování programu

INT 2 – se generuje při přijetí signálu ze vstupu NMI

INT 3 – podobně jako INT 1 při krokování programu v ladících systémech nebo prostředcích

INT 4 – přetečení

## **Vstupně/výstupní zařízení (I/O)**

- prostředky, které vytvářejí příslušné rozhraní – porty jsou ve skutečnosti nějakým způsobem realizovány. Např. paralelní port se tváří jako sada vstupně/výstupních registrů, z nichž jeden slouží pro výstup dat, druhý ovládá výstupní signály, další umožňuje přijímat řídicí signály atd. Procesor, který zajišťuje programovou obsluhu portu musí být schopen s těmito registry pracovat – instrukce je musí jednoznačně identifikovat.

Principiálně existují 2 možné způsoby řešení:

- 1) vstupně/výstupní registry se budou chovat naprosto stejně, jako paměťová místa v operační paměti (budou mít přidělenou adresu, mohou s nimi pracovat stejné instrukce jako s pamětí) znamená to tedy, že existuje pouze 1 paměťový prostor a jednotlivé registry jsou do něho logicky začleněny tzv. **zamapovány (Memory Mapped)**.

Výhoda – možnost použití všech instrukcí pro práci s pamětí.

Nevýhoda – obsazení části paměťového prostoru.

- 2) vstupně/výstupní registry mají v tomto případě přidělenou adresu jiného typu než paměťová místa skutečné paměti. Oddělení obou adresových prostorů předpokládá, že u každé adresy musí být jednoznačně určeno do kterého prostoru patří (např. použití různých instrukcí). Tento způsob se označuje **izolovaný v/v (Isolated I/O)**.

Výhoda – neobsahuje paměťový prostor.

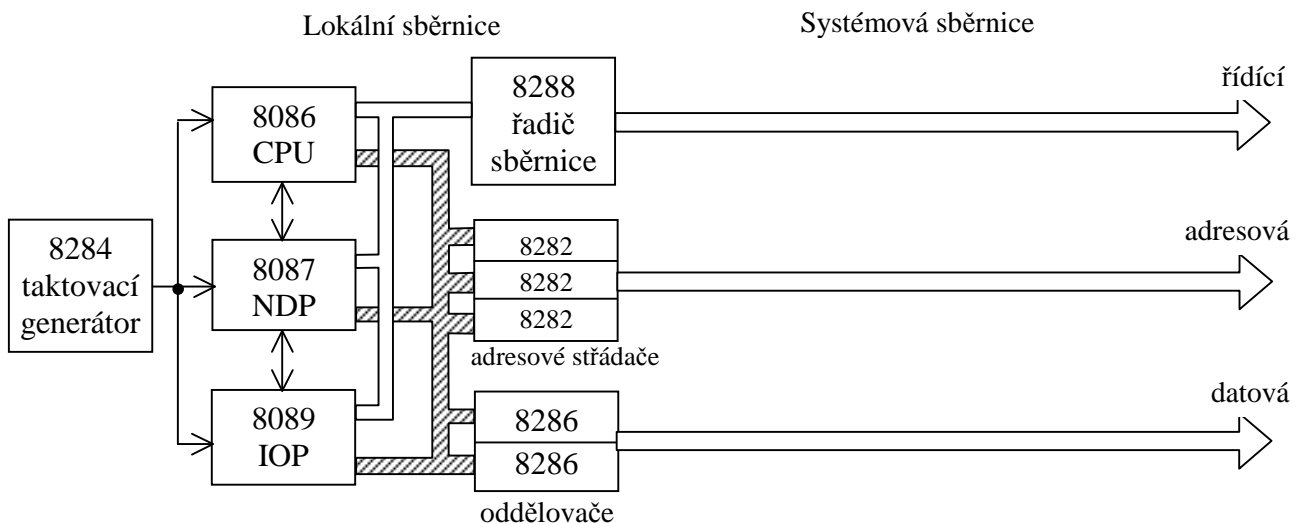
Nevýhoda – omezený počet instrukcí (IN,OUT).

Technickým řešením možností zda jde o paměťovou adresu (zamapování) nebo I/O adresu (izolovaný výstup) může být několik způsobů:

- *samostatný signál* – rozlišuje čtení z paměti nebo I/O registru.
- *použití odlišných instrukcí*

Jednotlivé typy mikroprocesoru využívají tyto možnosti různě např. Intel umožňuje oba způsoby, Motorola pouze zamapování.

## Obecné blokové schéma 16-ti bitového systému



**Generátor hodin 8284** – jedná se o krystalem řízený generátor hodinové frekvence, který se skládá z oscilátoru, generátoru hodin a synchronizačních obvodů pro signály Reset a Ready. Signál Ready je synchronizován s požadavky sběrnice Multibus.

**Matematický koprocesor 8087** – je určen pro aritmetické, trigonometrické, exponenciální a logaritmické funkce a možnosti práce v pohyblivé řádové čárce, kde umožňuje pracovat až s 80 bitovými daty. Mimo to umožňuje pracovat i s 10kamy v BCD. 8087 nemůže pracovat samostatně, ale vytváří s 8086 jeden celek, který matematické operace zvládá přibližně 10krát rychleji.

Vnitřní struktura je tvořena:

- jednotkou CU (Control Unit) , která přijímá a dekóduje instrukce, čte a zapisuje do paměti a synchronizuje činnost s 8086.
- jednotka NEU (Numeric Unit), která provádí výpočty jejichž hlavní části jsou registry a ALU.

**Koprocesor 8089** – rychlý dvoukanálový přenosový řadič DMA. Přenos může být uskutečňován mezi obvody I/O a pamětí, nebo mezi pamětí dvou systémů. Obvod umožňuje 8-mi i 16-ti bitové přenosy, popřípadě umožňuje práci se samostatnou sběrnicí. 8089 zrychluje spolupráci procesorového systému s periferními zařízeními. Tato skupina má vlastní lokální sběrnici, pomocí řídicích signálů se rozhoduje o tom komu je v daném okamžiku přidělena.

**Řadič sběrnice 8288 (Bus Controller)** – zprostředkovává styk mezi procesorem a řídicí sběrnicí, dekóduje stavové signály ( $S_0 - S_2$ ) a generuje povely a řídicí signály s dostatečnou zatížitelností pro ostatní obvody.

$S_2$	$S_1$	$S_0$	Stav mikroprocesoru
0	0	0	potvrzení přerušení
0	0	1	čtení I/O brány
0	1	0	zápis I/O
1	0	1	čtení paměti
1	1	0	zápis do paměti

**8282 8mi bitový střádač (Octal Latch)** – na výstupu 3 střádačů je k dispozici 20-ti bitová fyzická adresa, která se načítá z multiplexované lokální sběrnice (Local Bus) pro data i adresy střádače mají 3stavový výstup a dostatečnou zatížitelnost pro buzení sběrnice.

**8286 – Oddělovač, budič sběrnice (Bus Transceiver)** – jde o oboustranný budící zesilovač s 3stavovými výstupy. Dvojice 8286 (16 bitů) oddělují datovou sběrnici od multiplexové lokální sběrnice (pracují pouze v okamžiku, kdy přenáší lokální sběrnice data), směr přenosu je řízen z řadiče 8288.

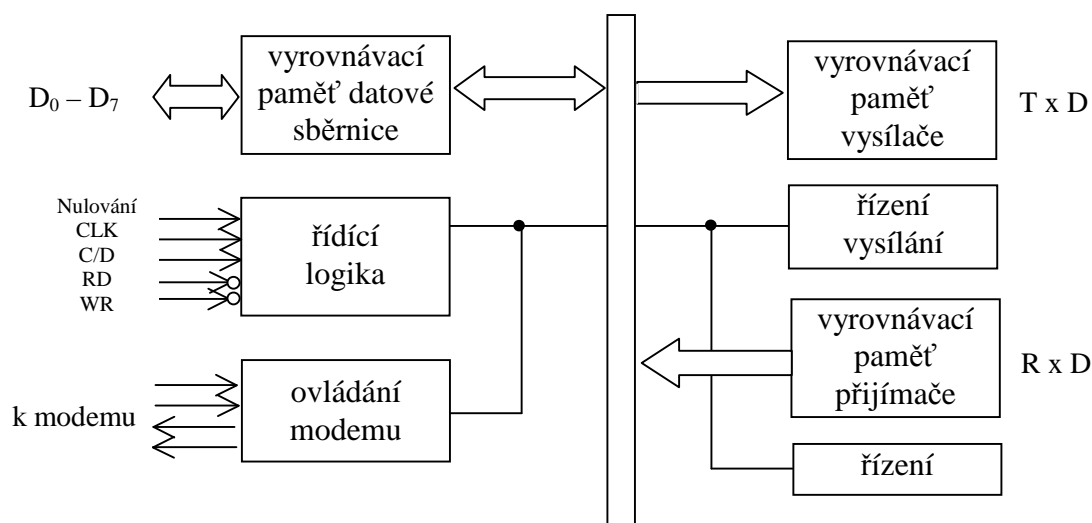
**Řadič přerušení 8259** – patří k systému komunikace s okolními periferiemi, umožňuje koordinovat jejich požadavky, převádí asynchronní signály na signály vhodné pro mikroprocesor. Umožňuje definovat hladinu priority jednotlivých přerušení.

**Řadič DMA 8237** – tento obvod umožňuje rychlé přesuny dat mezi pamětí a I/O jednotkami. Data se přenáší pomocí bloků o němž musí být známá počáteční adresa a délka bloku.

**Programovatelný časovač 8253** – pomocí tohoto obvodu lze realizovat například: čítač událostí, programovatelný časovač (zpoždění), generátor rychlosti přenosu, digitální MKO, hodiny reálného času.

**Programovatelné rozhraní 8251 (A)** – jde o obvod průmyslového standardu USART (Universal Synchronous / Asynchronous Receiver / Transmitter) umožňující sériový přenos dat. Obvod přijímá data od CPU – v paralelním formátu a převádí je na sériový tvar (i opačně). Pracuje na principu potvrzování – obvod dá CPU signál jakmile může přijmout dat nebo jakmile přijme znak pro CPU.

**Blokové schéma**



Přes vyrovnávací paměť datové sběrnice (8-bitové) vstupují i vystupují vysílaná/přijímaná data z/do CPU obvykle instrukcí (IN,OUT). Přes paměť se přenášejí i příkazová a stavová slova. Řídící logika pracuje se signály:

Reset – převede obvod do klidového stavu, obvod čeká na novou skupinu řídicích slov.

Clock – řízení, časování obvodu.

WR – logická nula oznamuje, že CPU zapisuje do 8251.

RD – logická nula oznamuje, že CPU čte data z 8251.

C/D (Control/Data) – oznamuje zda pracuje s daty či slovy.

**Programování 8251** – před začátkem vlastního přenosu je potřeba pomocí řídicích slov nastavit režim činnosti. Řídící slova dělíme na 2 skupiny:

- 1) instrukce pro definici režimu (asynchronní, synchronní)
- 2) instrukce pro definici příkazu (řízení práce obvodu)

## Reset

C/D = 1	nastavení režimu
C/D = 1	synchronizace
C/D = 1	znaky
C/D = 1	příkazové instrukce
C/D = 0	DATA
C/D = 1	příkazové instrukce
C/D = 0	DATA

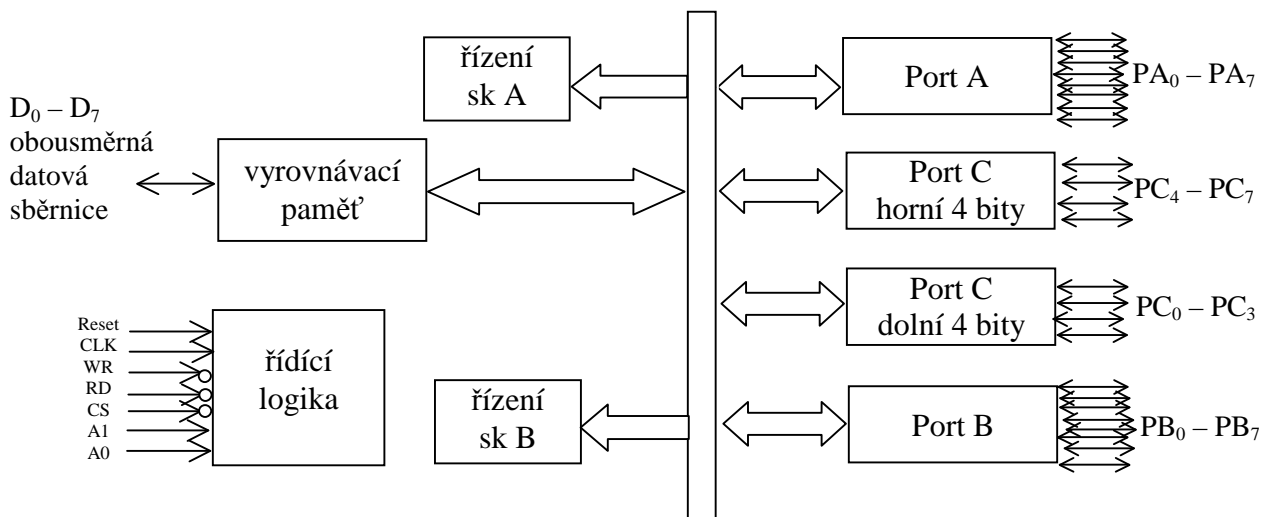
**Programovatelné rozhraní 8255** – využívá se pro komunikaci přídavných zařízení se systémovou sběrnicí. Obsahuje 3 x 8-bitové porty A, B, C, které je možno nakonfigurovat různým způsobem. V zásadě existují 3 režimy:

MODE 0 – obyčejný I/O, umožňuje I/O operace na všech 3 portech.

MODE 1 – strobovaný I/O (řízený) komunikace probíhá přes A a B, linky portu C slouží pro řídicí a potvrzovací signály.

MODE 2 – obousměrná I/O sběrnice používá se pro komunikaci s periferními zařízeními.

## Blokové schéma



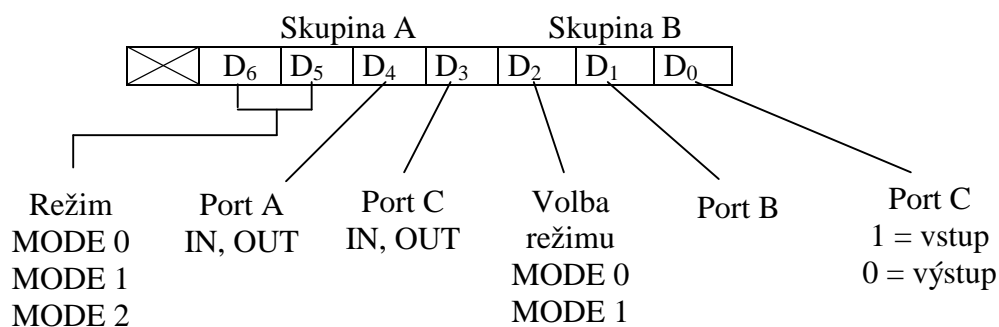
Používá běžné řídicí signály

CS – (Chip Select) – výběr čipů

A<sub>0</sub>, A<sub>1</sub> – výběr portu – řídí se signály RD a WR volbu jednoho ze 3 portů A, B, C.

Pozn.: Řízení obvodu je realizováno pomocí tzv. skupin. Port A nebo B + ½ portu C. Řízení probíhá obdobným způsobem jako u 8251.

## Příklad řídicího slova (slabiky)





## Mikroprocesor 80286

jde o následovníka 8086, ale s vylepšenou architekturou podporující práci ve dvou režimech. V reálném režimu je slučitelný z 8086 a platí pro něj stejné údaje. V chráněném režimu umožňuje více úlohové zpracování. Na čipu je integrována adresovací jednotka, která dovoluje adresovat 16 MB reálné adresy a 16 GB virtuální paměti. Jednotka poskytuje prostředky pro 4 úroňovou ochranu paměti, adresová sběrnice je 24 bitová.

### Struktura 286

- je složena ze 4 nezávislých paralelních jednotek:

**Jednotka styku se sběrnici (Bus Unit)** – zajišťuje přístup k reálné paměti, čte paměť nezávisle na ostatních jednotkách, data ukládá do fronty.

**Instrukční jednotka (Instruction Unit)** – dekoduje vybrané instrukce, předává je do fronty prováděcí jednotce.

**Prováděcí jednotka (Execution Unit)** – provádí instrukce, pro přístup k paměti používá jednotku styku se sběrnici.

**Adresovací jednotka (Address Unit)** – je správcem paměti, přepočítává virtuální adresy na reálné.

Toto uspořádání umožňuje souběžné zpracovávání instrukcí, je možné provádět instrukci  $i$ , dekodovat instrukci  $i + 1$  a vybírat instrukci z paměti  $i + 2$ .

### Registry

**Registr příznaků** – používá proti 8086 2 nové příznaky (na 3 bitech), které se uplatňují v chráněném režimu.

**NT (Nested Task)** – určuje režim práce instrukce IRET

**IOPL (Input Output Privilege Level)** – příznak určuje úroveň, při které může ještě proces provádět I/O instrukce (2 bitový příznak).

**Registr MSW (Machine Status Word)**

nevyužito	TS	EM	MP	PE
15				0

**PE (Protected Mode Enable)** – po resetu je zapnut reálný režim, nastavení tohoto příznaku se mikroprocesor přepne do chráněného režimu.

**MP (Monitor Processor Extension)** – indikuje přítomnost koprocesoru (např. matematický koprocesor 80287).

**EM (Emulate Processor Extension)** – zapíná programovou emulaci koprocesoru v případě, že není nainstalován.

**TS (Task Switch)** – nastavuje se při přepnutí procesu.

**Mikroprocesor 286 může pracovat ve dvou režimech:**

**Reálný režim (Real Mode)** – pracuje naprosto shodně jako 8086 používá 20-ti bitovou adresovou sběrnici a stejnou organizaci paměti.

**Chráněný režim (Protected Mode)** – tento režim není slučitelný s 8086 podporuje paralelní zpracování více programů (procesů), proto je nutné aby procesor poskytoval mezi jednotlivými spuštěnými programy a různé ochrany úrovně oprávnění přístupu k prostředkům počítače. V tomto režimu se používá jiný model pro vytváření fyzické adresy, která je 24 bitová.

### **Adresace paměti v chráněném režimu**

Paměť je opět rozdělena na segmenty o velikosti 64 kB, které mohou začínat na libovolné adrese, tím je zajištěna podpora modulární struktury programu na kód, data a zásobník.

Každý segment je definován následujícími parametry:

- adresou začátku segmentu
- délkou segmentu v Bytech
- přístupovými právy a typem segmentu

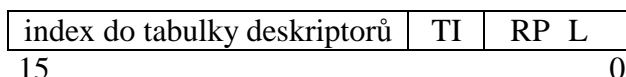
V rámci segmentu se pohybuje pomocí 16 bitového OFFSETU sečtením s párovou adresou vytvoří fyzickou adresu. V chráněném režimu může být v paměti složeno z více programů a lze mezi nimi přepínat. Adresový prostor může být rozdělen na lokální a globální část.

Lokální a globální část:

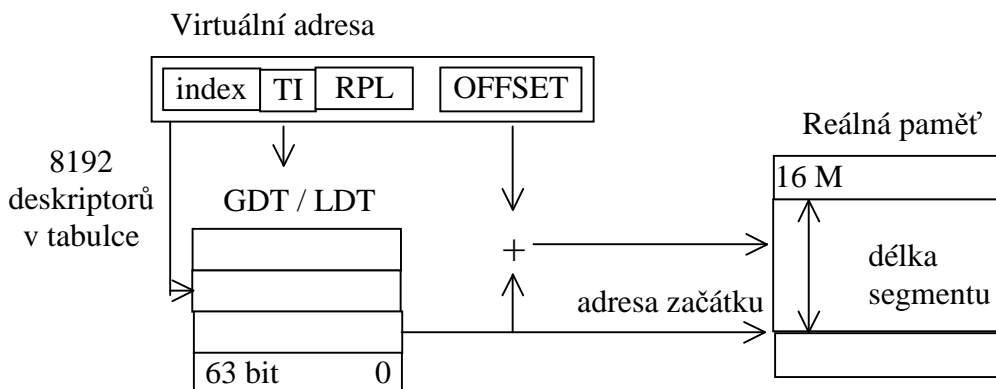
Do lokální části zapisuje vlastní data a proměnné, ostatní procesy zde nemají přístup.

Globální část mohou využít současně i jiné procesy, které mají data ve svých lokálních částech.

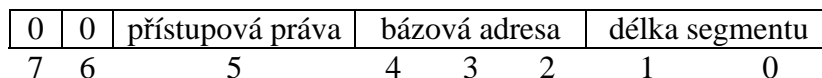
Adresa v chráněném režimu je složena ze dvou 16 bitových složek. Jedna část OFFSET je stejná. Druhá složka má ovšem druhý význam než v reálném režimu. Nazýváme ji selektor segmentu. Selektor segmentu je 16 bitové slovo z nichž 13 bitů (8192 kombinací) tvoří index do tabulky deskriptorů segmentu lokálního nebo globálního adresového prostoru. Zbývající 3 bity jsou informační z nichž jeden TI indukuje zda se jedná o lokální nebo globální adresový prostor a zbylé 2 představují úroveň oprávnění přístupu do segmentu.



Adresa v chráněném režimu je tvořena selektorem a asfaltem a nazývá se virtuální adresa. Selektor ukazuje do tabulky popisovačů (deskriptorů) segmentu. Tabulky mohou být dvě, jedna pro globální a druhá pro lokální adresový prostor. Tabulky jsou uloženy v paměti rezidentně a jejich prostřednictvím se transformují virtuální adresy na adresy fyzické.



Každý z 8192 indexů v tabulce má délku 8 bytů a obsahuje:



rezervováno pro vyšší procesory (386)

Podle typů segmentů jsou definovány 4 základní třídy popisovačů (deskriptorů):

- 1) Datový segment – data
- 2) Instrukční segment – instrukce
- 3) Systémový segment – informace určené pro procesor
- 4) Bránový segment – I/O operace

### Systém ochran 80286

- zajišťuje izolaci systémového a uživatelského programového vybavení. Vzájemnou izolaci jednotlivých procesů a kontrolu typu dat a jejich použití.

### Úrovně oprávnění

- vyjadřuje stupeň důvěry poskytnuté určitému procesu. Procesy s nižší úrovní nemají možnost zasahovat do procesů o vyšší úrovni. Mikroprocesor 286 poskytuje 4 úrovně oprávnění, nejvyšší úroveň má číslo 0.

(0 – jádro OS, 1 – služby poskytované OS, 2 – systémové programy, 3 – uživatelské aplikace)

## Mikroprocesor 80386

- je složen ze 6 paralelních jednotek:

**Jednotka styku se sběrnici (BIU)** – organizuje činnost sběrnic a přenos dat mezi procesorem a jinými částmi.

**Jednotka předvýběru instrukcí (Code Prefect Unit)** – vybírá instrukce a řadí je do 16 slabik dlouhé fronty.

**Instrukční jednotka** – vybírá instrukce z fronty a předává je mikroprocesoru.

**Prováděcí jednotka** – zpracovává instrukce.

**Segmentační jednotka** – převádí logické adresy dle požadavků prováděcí jednotky.

**Stránkovací jednotka** – vytváří fyzickou adresu.

### Registry 386

Mikroprocesor 386 zpracovává 32 bitové vnitřní i vnější data a 32 bitovou adresu. Registry jsou taktéž 32 bitové a jejich struktura vychází z předchozích typů. Pojmenovány jsou EAX, EBX, atd.

### Režim práce 386

- 1) **Reálný režim** – je plně slučitelný s 80826, používá 20ti bitovou (16-báze, 16-offset) adresu, tento režim je nastaven po resetu.
- 2) **Chráněný režim** – slučitelný s chráněným režimem 286. Přejít z reálného do chráněného režimu je řízen pomocí řídicího registru CR0 (Control Register), který obsahuje informaci o systému. U 386 lze přejít z chráněného do reálného. Správa paměti používá pro tvorbu fyzické adresy dva způsoby:
  - a) **segmentace** – adresa je složena z 16ti bitového selektoru + 32 bitového offsetu. (32 bitový offset => velikost segmentu až 4 GB). Selektor opět vybírá pomocí tabulek deskriptorů (popisovačů) segmentu 1 ze segmentu virtuálního adresového prostoru. (8192 LDT, 8192 GDT celkem 64 TB). Takto vzniklou adresu nazýváme lineární adresa.
  - b) **stránkování** – představuje jiný způsob práce, využívá se u víceúlohových systémů. Stránkování dovoluje programům používat větší kapacitu paměti, než je skutečně instalovaná fyzická paměť. Celá kapacita virtuální paměti je po stránkách uložena v externím zařízení (pevný disk HDD) a fyzická paměť se po rámcích propůjčuje pro dočasné uložení stránek virtuální paměti. Velikost stránky a rámce je stejná – 4 kB. Přepočítání lineární adresy na číslo rámce, kde je momentálně stránka uložena ve fyzické paměti provádí stránkovací jednotka pomocí stránkových tabulek.
- 3) **Režim virtuální 8086** – umožňuje v rámci chráněného režimu spouštět programy určené pro 8086, 80286 a 80386 (reálný režim). Zapíná se pro konkrétní úlohu (proces) a tím umožňuje více úlohové zpracování. Každá úloha má přidělen vlastní segment stavu procesu a přiřazen 1 MB lineárního paměťového prostoru. Přístup k I/O bránám je kontrolován mapou přístupných I/O bran.

## Mikroprocesor 80386 SX

- plně slučitelný s 386, ale má vnější 16ti bitovou strukturu. Náhrada do desek 286. Na doplnění standardního instrukčního souboru o matematické funkce a operace v řádové pohyblivé čárce, lze použít numerické koprocesory 80287, 80387, které opět vychází z 8087. Koprocesory při své činnosti kopírují CPU – načítají stejné instrukce naleznou-li jim známou instrukci převezmou řízení a instrukci provedou.

### Nové typy mikroprocesorů

- každý mikroprocesor je vybaven instrukční sadou určenou pro jeho programování. Existují dvě koncepce:

**CISC (Complex Instruction Set Computer)** – co neúplnější sada instrukcí – velký počet specializovaných instrukcí, jejichž zpracování trvá poměrně dlouhou dobu.

**RISC (Reduced Instruction Set Computer)** – jednoduchý soubor instrukcí, které jsou často používány a jsou rychle proveditelné.

## Základní charakteristika

**Registry** – uchovávají momentálně zpracovávané data.

Vnitřní šířka dat, šířka sběrnice. Adresová, datová sběrnice. Obecně jde o soustavu vodičů, jimiž jutují data mezi jednotlivými částmi mikroprocesoru.

**Vnitřní frekvence** – mikroprocesory potřebují ke své činnosti taktovací (hodinové) impulsy.

**Adresování** – mechanismus, jak mikroprocesory specifikují adresy v paměti na nichž jsou zpracovávána data. (přímá adresace, stránkování, segmentace).

**Správa paměti** – stojí mezi adresami v programu a skutečnými adresami paměti (fyzickými) (ochrana paměti).

**Instrukční sada** – přesuny dat, řídicí, systémové, aritmetické, logické instrukce. Jednotlivý výrobci doplňují instrukční soubor speciálními instrukcemi.

Intel MMX (Multi Media Extension) – rozšiřující sada instrukcí pro práci s multimédií.

Intel KNI (Katmai New Instruction) – pro 3D aplikace.

AMD 3Dnow!

## Architektura mikroprocesoru

Starší mikroprocesory zpracovávaly instrukce sekvenčně (jedna za druhou). Moderní řešení se vyznačuje tzv. superskalární architekturou – paralelní zpracování několika instrukcí najednou. Dalším zrychlením je tzv. Pipelining – rozložení instrukcí do jednotlivých fází zpracování.

**Paměť CACHE** – nové mikroprocesory mají integrovanou velmi rychlou malou vyrovnávací paměť označovanou jako L1 (First Level Data) – do které se načítají data u nichž se předpokládá, že budou následně zpracovány. Často se instaluje CACHE druhé úrovně L2, která je umístěna vně mikroprocesoru na základní desce.

**Napájecí napětí** – standardním napájecím napětím bylo dříve 5 V, s rostoucí frekvencí a hustotou prvků docházelo k zahřívání, což se začalo řešit snižováním napájecího napětí. V současnosti je standardní napájecí napětí okolo 3 V (desky ATX pracují pouze s napětím 3,3 V).

**Chlazení mikroprocesoru** – pasivní, aktivní chladič.

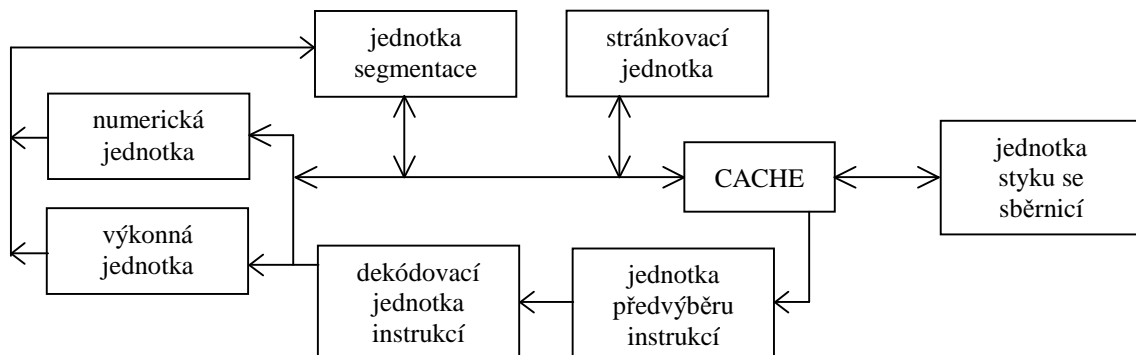
**Patice mikroprocesoru (Socket)** – ZIF (Zero Input Force) – zasouvání nulovou silou, jednotlivé patice byly vyvíjeny společně s vývojem mikroprocesorů.

Socket3 (486), Socket7 (P75), Socket8 (Ppro), Socket370 (Celeron), Slot1 (PII, PIII), SlotA (AMD K7).

## Mikroprocesor 80486

- má 32 bitovou architekturu, je tvořen společně těmito částmi:

- vlastní mikroprocesor* – má všechny rysy 386, zvýšený výkon implementací některých prvků architektury RISC, prodlouženou frontou instrukcí.
- jednotka správy paměti* – segmentace, stránkování.
- jednotka operací v pohyblivé řádové čárce* – jde vlastně o numerický koprocessor 387.
- jednotka vyrovnávací paměti* – je zapojena mezi procesorem a fyzickou pamětí.



Základní varianta je označena **80486 DX** - používá stejnou vnitřní a vnější frekvenci.

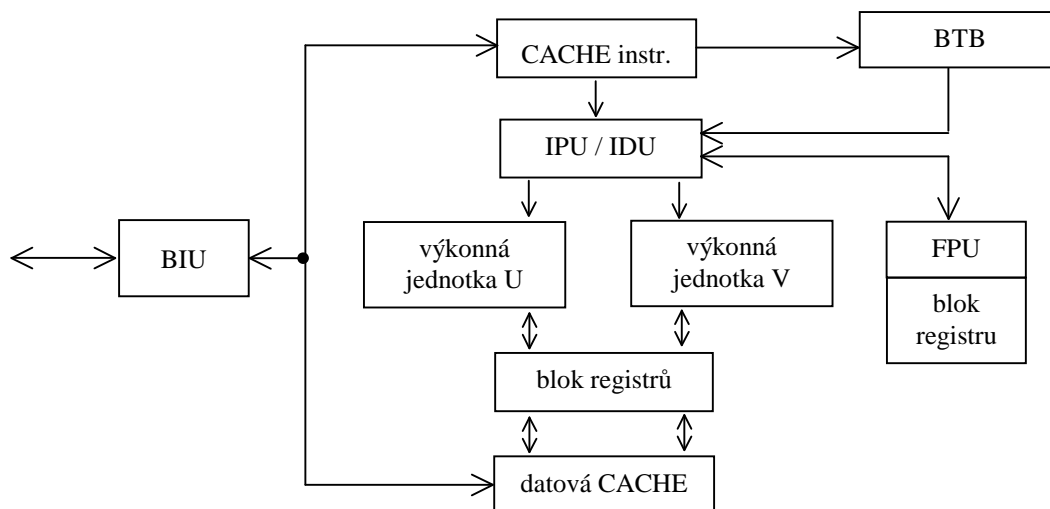
**80486 SX** – verze bez jednotky operací v pohyblivé řádové čáře.

**DX/2, DX/4** – jde o varianty s větší vnitřní frekvencí, lze je použít v původních základních deskách, vnější je zachována.

Poslední typy 486 měly snížené napájecí napětí z 5 V na 3,3 V – označení LV.

## Pentium

- má superskalární architekturu, při jednom taktu čte 2 instrukce současně, využívá dvou instrukčních front (U, V). U Pentium došlo k rozšíření datové sběrnice na 64 bitů, adresová sběrnice zůstává 32 bitová.



**BIU** – všechny ostatní jednotky ji využívají pro přenos dat (s RAM) pracuje výhradně s fyzickými adresami.

**IPU (Instruction Prefetch Unit)** – jednotka předvýběru instrukcí – stará se o naplňování fronty instrukcí, v případě provedení instrukce skoku dojde k vyprázdnění fronty a jejímu opětovnému naplnění od nové adresy. Aby se fronta plnila instrukcemi, jejichž provedení je nejpravděpodobnější, spolupracuje IPU s **BTB (Branch Target Buffer)** – blok předpovídání skoku, který představuje paměť cílových adres skoku.

**IDU (Instruction Decode Unit)** – vyzvedává z IPU 1 byte instrukce a podle něj zjistí délku instrukce, převezme ji a převede na vnitřní formát. Takto dekodovanou instrukce řadí do fronty, kde si ji vyzvedává **EU (Execution Unit)** – výkonná jednotka, jejím jádrem je ALU, obsahuje také sadu registrů.

## Pentium MMX

- posílení o instrukce MMX – 57 nových instrukcí pro vyšší rychlost výpočtu vyskytujících se při zpracovávání grafiky, zvuku a videa. Další vylepšení v oblasti vnitřní architektury mikroprocesoru je zdvojená vyrovnávací paměť CACHE 32 kB, výkonnější předvídání větvení instrukcí.

## Pentium Pro (P6)

- hlavní zvýšení výkonu umožnilo čtyřnásobné paralelní zpracovávání instrukcí a integrace CACHE L2 do mikroprocesoru.
- je optimalizován pro 32 bitové aplikace.
- má možnost spekulativního provádění instrukcí mimo pořadí – tzn. v případě zjištění, že požadovaná data nejsou ještě v CACHE mikroprocesoru nečeká na pomalejší paměť, ale začne provádět další instrukce až do doby než se potřebná data do CACHE načtou. Takto mohou vydržet odloženy až 4 instrukce.
- vnitřní stavba se skládá ze dvou oddělených čipů, na jednom je jádro + CACHE L1, na druhé destičce je CACHE L2 (256 kB, 512 kB).

Pentium Pro – začala náhrada komplexních příkazů jednoduššími instrukcemi RISC.

## Pentium II

- vychází z Pentium Pro, ale je doplněno o instrukce MMX. Sběrníková architektura odstraňuje omezení existující při použití jediné sběrnice, čímž nabízí vyšší prostupnost dat. To umožnilo zvýšit frekvenci systémové sběrnice na 100 MHz (musí podporovat CHIPSET základní desky) v průběhu jednoho hodinového cyklu mohou být provedeny až 4 instrukce, CACHE L2 používá 64 bitovou sběrnici při komunikaci s mikroprocesorem.

## Pentium III

- přináší zlepšení při práci s internetem a při přenosu dat. Rozšíření instrukčního souboru ve 3D grafice. Pentium III se dodává s identifikačním kódem, který umožňuje blokování počítače, popřípadě jeho identifikaci v síti.

## Celeron

- vznikl jako odezva na konkurenční procesory AMD (cena). Vychází z Pentium II, využívá patici Socket 370. Hlavní rozdíl byl v odstranění CACHE L2, což se projevilo výrazným snížením výkonu (Celeron do frekvence 266 MHz). Vzhledem k nízkému výkonu musela být u nových Celeronů CACHE L2 obnovena (128 kB; 300 – 500 MHz). Celerony jsou určeny pro frekvenci sběrnice 66 MHz.

## Neintelovské procesory

**AMD (1993)**

*Am 486, Am 5x86* – na úrovni Pentium I

*AMD-K5* – nese v sobě prvky architektury RISC, superskalární procesor, je kompatibilnější s Pentium Pro.

*K6* – technologie MMX – rozšíření paměti CACHE.

*K7-athlon*

## Architektura PC

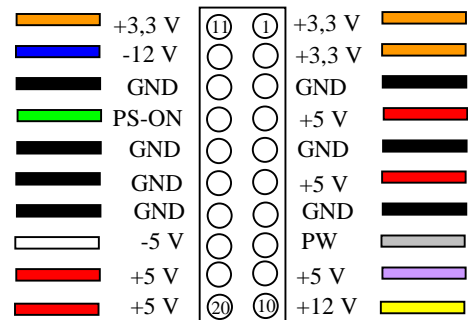
### Skříň – Case

<i>Tower</i>	mini	2+2
	midí	4+2
	big – server	
<i>Desktop</i>	slim – snížený (užší)	

### Zdroj 150 W – 500 W

*AT zdroj* – 2 konektory (černými k sobě) síťový vypínač

*ATX zdroj* – 1 konektor 20 pinů, zapíná se elektronicky



**Základní deska** – deska plošných spojů, CHIPSET – čipová sada (podpurné obvody), konektory.

Rozměry: AT (baby) 228 x 305 mm

ATX 303 x 244 mm (otočená o 90°) konektory portů vyvedeny přímo ze základní desky.

**CHIPSET** – čipová sada slouží pro podporu práce mikroprocesoru a sběrnice.

Intel 440BX VIA Apollo Pro / Pro 133

Intel 820 SIS 620 / 630

Komunikaci mezi hardwarem základní desky a operačním systémem (OS) zajišťuje program **BIOS (Basic Input Output Systém)**. Výstupy BIOSu vzhledem k OS jsou přesně definovány, ale vstupy od hardwaru do BIOSu jsou věcí výrobce hardwaru. Na základní desce najdeme celou řadu konektorů, které můžeme rozdělit do několika skupin:

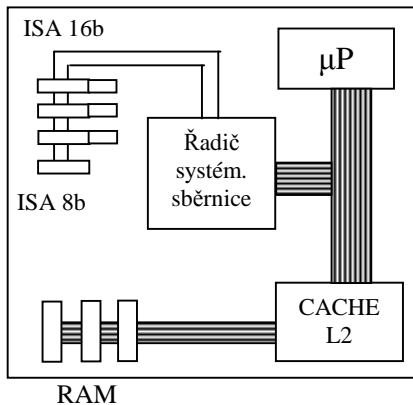
#### 1) umístění na zadní stěně počítače (i na přední)

- **COM** – sériové rozhraní (myš, modem, DO) – (9 pinů)
- **LPT** – paralelní rozhraní (25 pinů) – režimy (SPP – standardní, EPP – zvýšená rychlost, ECP – přímý přístup do paměti)
- **USB** – dokáže napájet periférie, má podobné vlastnosti jako sériové, nepotřebuje restart.
- **PS/2** – standardně slouží pro připojení myši a klávesnice.
- **Zvuková karta** – vstupy a výstupy
- **Grafická karta** – má 3 řady konektor (RGB) analogový výstup.

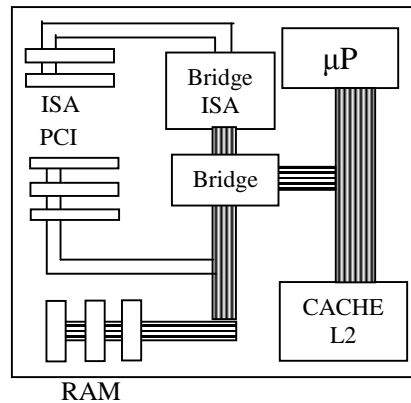
## 2) rozšiřující sloty základní desky

- **Slot** – je podlouhlý konektor s drážkou s kontakty po vnitřní stěně do kterého se zasouvají desky s kontakty tvořenými plošným spojem
  - o ISA (Industry Standard Architecture)
  - o PCI (Peripheral Component Interconnect)
  - o AGP (Accelerated Graphics Port) – grafika
  - o AMR – modem, zvuk

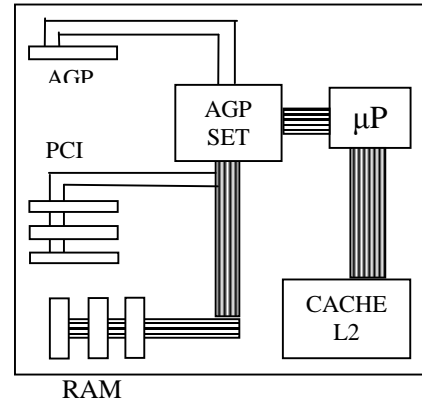
### Struktura sběrnice ISA



### Struktura sběrnice PCI



### Struktura sběrnice AGP



**PCI** – komunikuje s mikroprocesorem prostřednictvím přímostřovacího obvodu, který přizpůsobuje specifické vlastnosti lokální sběrnice pro sběrnici systémovou. Pracuje s 64 bity, standardní  $f = 33$  MHz. Zavedla technologii PnP, která umožňuje automatickou konfiguraci zasunutých rozšiřujících desek.

**AGP** – byla vyvinuta pro propojení grafického adapteru s operační pamětí. Umožňuje přistupovat do RAM jako by byla její vlastní (při nedostatku paměti grafického adapteru).

pozn.: 1 snímek 1024 x 768 bodů, barevnou hloubkou 24 bitů zabere přibližně 18 MB paměti.

**Slot AMR** – je určen pro zařízení, která jsou rozdělena do dvou částí:

- *digitální* – je obvykle součástí základní desky nebo je tvořena softwarovým mikroprocesorem.
- *analogová* – u které není tak rychlý vývoj, je ve slotu AMR.

## BIOS (Basic Input/Output System) (AmiBIOS, AWARD BIOS)

### Základní nabídka BIOSu:

**Standard CMOS Setup** – čas, datum, vnější paměťová média (disky)

**BIOS Features Setup** – boot, antivirová ochrana

**Chipset Features Setup** – paměť, Cache

**Power Management Setup** – úspora energie

**PNP / PCI Configuration** – rozšiřující karty, IRQ, DMA

**Load Setup Defaults** – obnovení standardního nastavení

**Integrated Peripherals** – řadiče disků, porty

**Supervisor Password** – heslo systém, BIOS

**User Password** – omezení

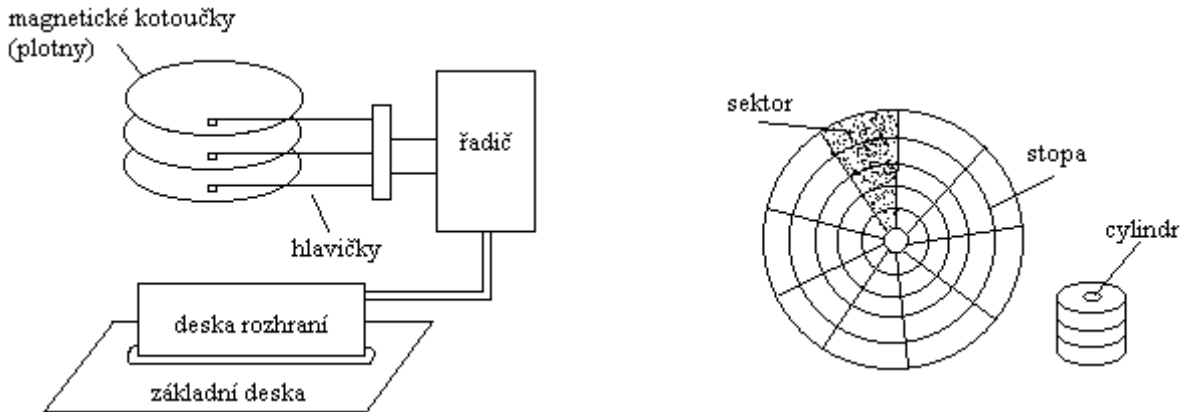
**IDE HDD Auto Detection** – automatické načtení HDD

**Save & Exit Setup** – uložení

**CPU Plug & Play**

# Vnější paměťová media

## Fyzická struktura pevného disku:



**Disk** – magnetické médium, uložení dat i po vypnutí PC, skládá se z následujících částí:

- médium (kotoučky) – data
- magnetické hlavičky pro čtení a zápis
- mechanika pro pohyb kotoučků
- řadič pro řízení práce
- rozhraní pro připojení k základní desce

pozn.: při vypnutí disku se hlavičky přesunou do parkovací oblasti, aby se nedotýkali kotoučků.

Řadič si musí umístit na začátek každé stopy a každého sektoru magnetickou značku (identifikátor). Tuto činnost provádí výrobce disku – fyzické formátování. Soustředné stopy na různých kotoučcích tvoří cylindry. Čtecí a záznamové hlavičky jsou umístěny na jednom rameni a pohybují se všechny současně.

### Polohovací mechanismus hlaviček

- krokový motor
- voice coil (elektromotor) vystavovací cívka (samoparkovací)

### Přístupová doba

- **dobu vystavení** – délka nastavení ramene hlavičky, je definována jako 1/3 času potřebného při pohybu přes celý disk.
- **dobu čekání** – pod hlavičku se musí nastavit správný sektor – 1/2 doby otáčky, zvýšení otáček disku.

### Prokládání

- po přečtení 1 sektoru se odesláním dat nestihne začátek sektoru dalšího a následné čtení probíhá např. ob jeden sektor.

### Spolehlivost

- **MTBF** – Mean Time Between Failures – střední doba mezi chybami
- **S.M.A.R.T** – Self Monitoring Analyzing and Recording Technology – technologie umožňující monitorování možného selhání pevného disku – sledují se např. výška hlaviček, doba vystavení, atd. S.M.A.R.T musí podporovat BIOS a software zpracovávající signály S.M.A.R.T.

### Hustota záznamu

- každý bit je představován miniaturním dipólem. Vnější stopy jsou delší než stopy vnitřní, což se projevuje různou hustotou dipólů. Velikost dipólu je též ovlivněna vzdáleností hlavičky od magnetického povrchu.
  - o **prekompence (CPZ)** – zhuštěné dipóly se vzájemně ovlivňují (přitažlivé a odpudivé síly), proto se ukládají s patřičným posunem.
  - o **zonální zápis (ZBR – Zone Bit Recording)** – povrch disku je rozdělen na zóny a každá zóna používá jiný počet sektorů na stopu.
  - o **kódování** – vzhledem k principu záznamu vzniká problém jak dekodovat několik stejných bitů za sebou (nevzniká změna magnetického toku), to se řeší:



*MFM (Modified Frequency Modulation)* – vymezuje datovému signálu přesnou délku, podle času trvání stejného magnetického toku lze rozpoznat počet bitů.

*RLL (Run Length Limited)* – řadič přepočítává ukládanou posloupnost na novou kombinaci jedniček a nul. Pro uložení stejných informací mu stačí 1/3 disku.

*PRML (Partial Response Maximum Likelihood)* – přináší další zhuštění dat, využívá DSP (Data Signal Processor).

### Řadiče pevných disků

- zodpovídá za správné vystavení hlav
- organizuje zápis a čtení prostřednictvím kódování
- zajišťuje přenos dat

**IDE (Integrated Drive Electronics)** – je realizován rozšiřující kartou, obvykle sběrnice ISA. Používá tzv. překlad geometrie, zónový záznam kódování RLL. Zónový zápis není podporován BIOSem (předpokládá se, že všechny stopy mají shodný počet sektorů), proto řadič disku se chová jako by měl disk větší počet povrchů a méně cylindrů. Při práci s konkrétním sektorem se geometrie přepočítává na odpovídající fyzický sektor.

př. výpočtu kapacity disku:

počet hlav (povrchy) x počet sektorů x počet cylindrů x počet bytů (512 B) / 1024 = kB / 1024 = MB

IDE řadič používá k adresování dat metodu CHS (cylindr hlava sektor), maximální hodnota kapacity je 512 MB

hlavy	16
sektory	64
cylindry	1024
celkem	512 MB

K řadiči IDE lze připojit 2 jednotky (Master, Slave)

**EIDE (Enhanced Integrated Device Electronics)** – je kompatibilní s IDE, umožňuje připojit větší velikosti, je rychlejší, umožňuje použití 4 jednotek (IDE0, IDE1, Master, Slave), zvětšení kapacity.

LBA (Logic Block Address) – logické adresování bloků – každý sektor je číslován od nuly do maxima, má tedy svou 28 bitovou adresu, čímž je umožněno adresovat  $2^{28}$  sektorů (128 GB). Starší systémy pracující s CHS používali přepočítávací program disk manager.

**SCSI (Small Computer Systems Interface)** – „Skazy“ – je charakteristický použitím hostitelského adaptéru – host adapter, který je zasunut do slotu na základní desce, musí mít přidělené systémové zdroje IRQ, I/O, DMA. Datový kabel začíná v hostitelském adaptéru, propojuje jednotlivé jednotky, kterých může být až 7. Každá jednotka má přidělené číslo ID, které se nastaví přepínačem. Hostitelský adapter má obvykle číslo 7. Sběrnice musí být zakončena terminátory. Přenos na datovém kabelu je řízen host adaptérem, každá z jednotek má vlastní řadič. Přenos dat není řízen mikroprocesorem – nezatěžuje ho.

Porovnání

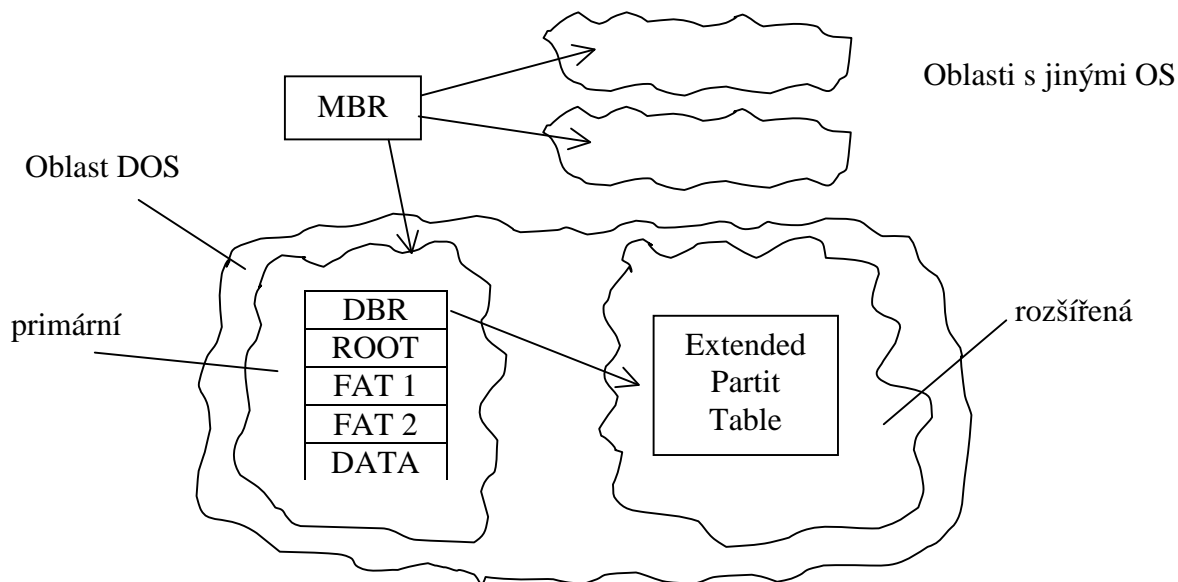
	IDE	EIDE	SCSI
počet připoj. zařízení	2	4	8, 16, 32
rychlost přenosu	3 MB/s	8 MB/s	10 - 40 MB/s
délka kabelu	0,6 m	0,6 m	6 m
typ zařízení	HDD	HDD, CD	libovolný

### **Logická struktura pevných disků**

- je vytvořena vysokourovňovým formátováním, které umožňuje každý OS, je popsána soustavou tabulek.

Oblasti **DOS (Disk Operation System)** – vychází se z 1 tabulky **MBR (Master Boot Record)** – ta rozděluje disk na 4 oblasti, v každé může být jiný operační systém. V oblasti DOS může být vytvořeno více logických disků, dělí se na *primární (primary)* a *rozšířenou (extended)*.

V primární oblasti je **DBR (Dos Boot Record)**, který se skládá ze dvou částí: zavaděče OS a tabulky **BPB (Bios Parametr Block)**, která obsahuje základní údaje o parametrech disku.



### MBR (Master Boot Record) (0 sektor, 0 stopa)

- *zaváděcí záznam* – program jehož úkolem je načíst tabulku oblastí (Partition Table) a najít aktivní oblast.

- *tabulka oblastí (Partition Table)* – vytváří FDISK, v každém oddílu disku jiný OS.

Pozn.: při ztrátě partition se ztratí všechna data – cíl virů – můžeme se bránit v BIOSu zakázáním zápisu do tabulky oblastí. Záloha tabulky oblastí např. antivirové programy.

### DBR (Dos Boot Record)

- *primární oblast (primary)* – obsahuje zavaděč OS (program) *BPB (Bios Parametr Block)* – základní parametry HDD.

- *rozšířená oblast (extended)* – nachází *EPT (Extended Partitions Table)* – obdoba MBR pro rozšířenou oblast.

### Struktura DBR (popřípadě EPT)

*FAT tabulka (File Allocation Table)* – přiděluje fyzický adresový prostor ukládaným souborům pro snazší organizaci sektorů se sdružují do tzv. alokačních jednotek (cluster). Počet sektorů v clustru vyplývá z velikosti disku a možnosti tabulky FAT.

12 bitová FAT – 4 096 clustrů  $2^{12}$

16 bitová FAT – 65 536 clustrů  $2^{16}$

32 bitová FAT – 4 294 967 296 clustrů  $2^{32}$

### Hlavní adresář ROOT

- automaticky se vytváří při formátování, slouží k uložení všech údajů o souborech. Hlavní adresář se odlišuje v různých systémech např. FAT (DOS, WIN 3.11), VFAT (WIN 98).

### ROOT v organizaci FAT

- v každé položce v hlavním adresáři je vyhrazeno 32 B, ROOT může obsahovat 512 položek.

#### Struktura položky:

8 B – jméno souboru

3 B – přípona

1 B – podadresář nebo soubor + atributy (R, H, S, A)

10 B – není využito

4 B – čas poslední změny, zápisu

2 B – první cluster ve FAT tabulce

4 B – velikost (délka) souboru

### ROOT v organizaci VFAT

- používá stejnou strukturu, umožňuje používat dlouhá jména souborů, což je zajištěno tím, že konkrétní položce předchází jedna nebo více položek (v závislosti na délce jména souboru).

32	32	32	32	8+3	21
jméno					

## Princip FAT

- datový prostor oblasti je rozdělen na clustery, každému políčku tabulky FAT odpovídá 1 cluster, k jejich značení se používá hexadecimální soustava.

př. soubor `dopis.doc` dlouhý 5 clusterů – v položce v ROOTu najdeme číslo počátečního clusteru např. 105H, na políčku 105H v tabulce FAT je číslo následujícího clusteru např. 106H, na políčku 106H je umístěno zase číslo dalšího clusteru atd. Poslednímu záznamu odpovídá kombinace FFFFH.

		215H (216H)
		216H (511H)
106H (215H)		511H (FFFFH)
105H (106H)		

## Jednotlivé políčka FAT mohou obsahovat následující údaje:

- číslo následujícího clusteru
- koncový cluster – FFFFH
- prázdný cluster – 0000H (může být použit)
- vadný cluster – FFF7H

## Formát:

- *rychlý* – vytvoří pouze čistou FAT, data v jednotlivých clusterech zůstávají.
- *úplný* – vytváří se celá nová logická struktura, kontrola clusterů a jejich test zda odpovídají FAT.

## Chyby FAT:

- *fragmentace* – soubory jsou ukládány postupně do všech volných clusterů, čímž může vzniknout situace, že se nacházejí na více cylindrech. Při čtení se musí hýbat hlavičky.
  - o *Odstranění* – defragmentace:
    - úplná – spojí rozdělené soubory i volná místa.
    - pouze soubory
    - pouze prázdné místo
- *ztracené části souborů (Lost Allocation Units)* – při zápisu se nejdříve ukládají data do clusterů, zároveň se zapisuje řetězec do FAT a na závěr je doplněno jméno souboru v hlavním adresáři – vznikne-li chyba, může tabulka FAT registrovat platnou posloupnost clusterů, které ale nemají v hlavním adresáři platný záznam.
  - o *Odstranění* – pomocí SCANDISKu
- *překřížené soubory (Cross Linked Allocation Units)* – jestliže více políček tabulky FAT ukazuje na stejný cluster, neboli cluster patří více souborům.
  - o *Odstranění* – poškozená data překopírujeme do jiného adresáře, čímž se provede nový zápis do FAT, původní vymažeme.
- *neplatný podadresář* – dojde-li k chybě v položce podadresáře, ztrácí se všechny data v adresáři.

## Další systémy správy souborů:

### FAT

*VFAT* – 32 bit FAT, dlouhá jména 255 znaků.

*NTFS (New Technology File System)* – určen pro OS Win NT, umožňuje dlouhá jména, 32 bitů, nezpůsobuje fragmentaci – soubory se ukládají vždy do volného místa v celku => problém rychlého plnění disku, lze vyřešit jeho překopírováním tam a zpět. Umožňuje pracovat s velkým diskovým prostorem rozprostřeným na více fyzických jednotek. Používá více atributů.

*HPFS (High Performance File System)* – pro OS/2, strukturou je podobný systému NTFS.

## CD (Compact Disk)

- paměťové médium, založené na optickém snímání.

### Standardy CD:

- *Red Book* – první norma CD definuje tzv. Audio CD, zabývá se formou zápisu, rychlost (150 kB/s).
- *Yellow Book* – vychází z Red Book, zaměřuje se na záznam dat, korekce chyb.
- *Green Book* – MPEG.
- *Orange Book* – multi-session.
- *White Book* – video CD.

## Fyzická struktura:

12 cm kotouček, mohou být i menší i jiných tvarů s možností různé délky záznamu.

Délka v minutách – pozůstatek z Audio CD.

74 minut – 650,4 MB

80 minut – 703,1 MB

90, 99 minut – nelze přečíst ve všech mechanikách.

Základní datovou jednotkou je sektor (nejmenší část, kterou je možno zapsat), velikost 2352 B.

Struktura

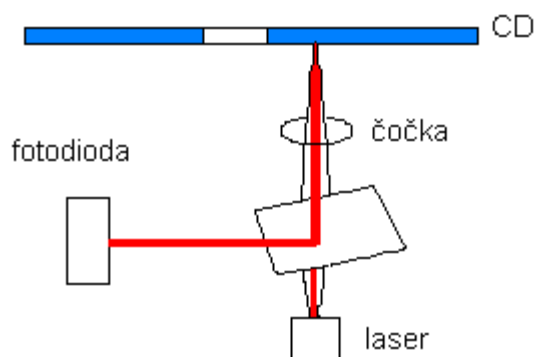
12 B synchron.	4 B adresa	2048 B DATA	288 B ECC/EDC
-------------------	---------------	----------------	------------------

**Mode1** – používá softwarovou korekci chyb (288 B, korekce dat zajišťuje program).

**Mode2** – bez korekce dat (288 B přidruženo k datové části, automaticky Video CD).

K sektoru je přidružena hlavička 98 B a korekce CIRC – hardwarová korekce chyb 784 B, celkem 3234 B.

## Fyzikální princip:



Informace jsou uloženy na CD ve formě prohlubní zvaných **PIT** – ty jsou buď mechanicky vyhloubené nebo vzniklé změnou v barvivo chemicky. Světelný paprsek procházející přes polopropustné zrcadlo se buďto odrazí od rovné plochy (*land*) a dopadne na fotocitlivý prvek nebo se rozptýlí v prohlubni (*PIT*). Záznam na CD je ve formě spirály začínající u středu a končící prázdným místem (*Lead-out*). Informace na CD jsou uloženy v tzv. stopách (*track*), stopa obsahuje buď 1 skladbu nebo data. Mezi stopami jsou mezery *Pre-gap*, *Post-gap*. Nejkratší délka stopy 4 sekundy. CD může být rozděleno na samostatné úseky – *session*, které mohou obsahovat až 99 stop. Každá *session* má svou **TOC (Table of Contents)** – tabulku obsahů, v níž jsou definovány začátky stop a jaká data obsahují. TOC je umístěna na začátku *session* v *Lead-in*. Hlavní TOC celého CD je umístěna podle způsobu vypálení.

**Track-at-once** – umožňuje multisession, mezi stopami se vypíná laser, hlavní TOC je umístěna na konci CD až po uzavření CD (u audio CD vznikají mezery 2 sekundy mezi tracky).

**Disk-at-once** – celé CD se zapíše najednou, nelze použít multisession, hlavní TOC je na začátku (lze nahrát bez mezer). Tento režim umožňuje využít volné místo na konci *lead-out*.

## Logická struktura

- určuje nám jak se na CD bude dívat PC nebo libovolné zařízení.

**ISO 9660** – standardní struktura, kterou podporuje Win, Linux, OS/2, Mac. Existují dvě verze:

**Level1** – jména 8+3, 8 vnoření

**Level2** – jména 30, 32 vnoření

kvůli omezení ISO 9660 vznikl další formát:

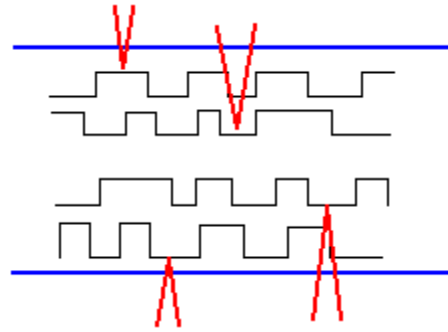
**Joliet** – používá 64 znaků pro jméno, ukládá DOSovské názvy.

**Packet-writing** – umožňuje používat CD jako běžné paměťové médium (disketa) je založen na logickém formátu **UDF (Universal Disk Format)** CD je potřeba napřed naformátovat, pak na něj lze běžně kopírovat např. v manažeru. Nevýhoda: při čtení musíme použít UDF Reader.

## Disk DVD (Digital Versatile Disk)

- vyniklo z důvodu zvětšení kapacity, má stejné rozměry jako CD, ale využívá obě strany, každou ve dvou vrstvách. To vyžaduje kvalitnější zaostření paprsků do konkrétní vrstvy.

počet stran	počet vrstev	kapacita
1	1	4,7 GB
1	2	8,5 GB
2	1	9,4 GB
2	2	17 GB

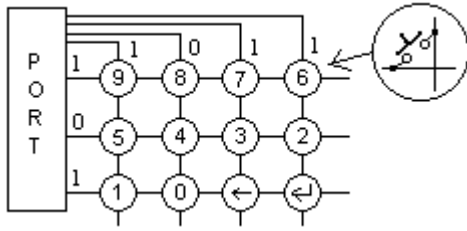


## Periferní zařízení

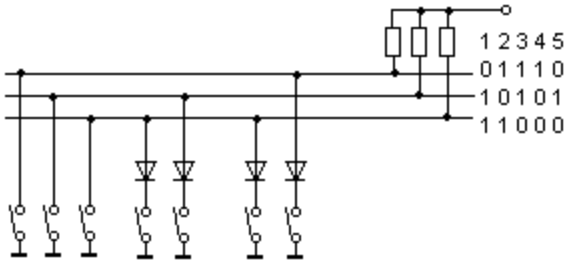
Klávesnice – odstranění záskmitů tlačítek

- 1) tlačítka s potlačeným zakmitáváním – Hallova sonda (magnetické pole)
- 2) pomocí RS klopného obvodu (přepínací tlačítko – nevýhoda)
- 3) pomocí MKO
- 4) použití SKO
- 5) programově např. dvojí čtení s časovým zpožděním

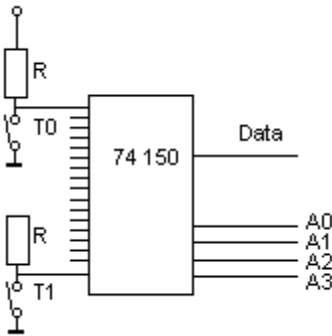
## Klávesnice



1) **maticová klávesnice** – vystavíme 1 řádek např. log 0, ostatní řádky jsou na log 1, nyní čteme stav sloupcových vodičů pokud by bylo stisknuto na řádku 1 některé z tlačítek objeví se log 0 na odpovídajícím sloupcovém vodiči.

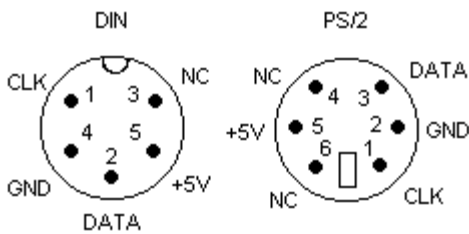


2) **klávesnice generující kód** – při větším počtu kláves je výhodné generuje-li stisk klávesy určitý kód. Kódy kláves jsou obvykle uloženy v paměti. nejjednodušeji lze tuto klávesnici realizovat pomocí diodového pole.



3) **klávesnice s multiplexerem** – např. pomocí multiplexeru 74 150 můžeme pomocí 4 bitové adresy (A0 – A3) adresovat 1 ze 16 tlačítek, na výstupu data dostáváme informaci o sepnutí, případně rozepnutí právě adresovaného vodiče.

## Komunikace klávesnice a PC – jedná se o komunikaci sériovou po dvou vodičích



Signál clk je vždy řídicí, řídí ho vždy klávesnice  $f = 10 - 20$  KHz. Po stisku klávesy je vyslán kód klávesy, každá klávesa má tzv. SCAN CODE + 1 StartBit + 1 parita (lichá) + 1 StopBit.

Klávesa „A“ Scan Code = 12 = bin 00011100 vysílá se od nejméně významného bitu tedy 00011100001

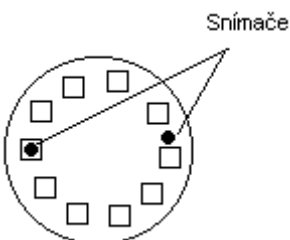
start	parita	stop	
bit	bit	bit	bit

konečný tvar 100 0011 1000 = hex 438

pro klávesu „A“ se odešle 438 h

## Polohovací zařízení

**Myš (Mouse)** – slouží k ručnímu ovládání kurzoru, pohyb myši v libovolném směru se rozkládá na souřadnice x, y pomocí kuličky, která se opírá o dva kotoučky otočené o 90° na kotoučcích jsou otvory a pomocí optických snímačů se získávají informace o pohybu. Směr pohybu lze zjistit různými způsoby např. použitím dvou snímačů z nichž jeden je posunut mimo osu.

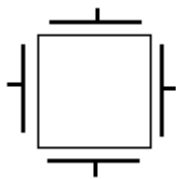


Snímač 1 001100 / 000110  
 Snímač 2 000110 / 001100

Myš obsahuje tlačítka jejíž funkce se dá navolit (Enter, Menu). Provedení a funkce myši se může značně lišit podle výrobce.

**Digitalizátor** – snímač souřadnic, vhodným fyzikálním postupem se vyhodnocují signály a snímá se poloha ukazovátko ve formě souřadnic x, y.

Realizace: snímání elektrického odporu membrány, pomocí 2 potenciometrů umístěných na nulových souřadnicích x, y.



**Optické snímače kódu** – jsou nejčastěji snímače čárových kódů. Informace, která má být přečtena je zaznamenána ve tvaru rovnoběžných čar různé šířky. Černá plocha nestačí k odrazu světelného paprsku, bílá plocha aktivuje fotocitlivý detektor. Čárový kód je určen pro rychlou strojovou identifikaci a vychází z normy, která definuje jednotlivé znaky, pomocné okrajové znaky a oddělovače.

### Scannery

- slouží jako vstupní zařízení určené ke snímání obrazu. Všechny typy scanneru pracují na stejném principu – originál se osvětlí a odražené světlo se optickým systémem přivádí k fotoelektrickým prvkům (snímače CCD), kde se mění na elektrický signál a následně se digitalizuje. Snímaná předloha je vyhodnocena jako matice bodů. Základní provedení: bubnové, plošné (stolní), kamerové.

**Moaré** – nebezpečí vzniku tohoto efektu při scannování rastrových barevných obrazů v závislosti na poměru rozlišení scanneru a původního obrazu mohou vzniknout nejrůznější barevné vzory.

### Zobrazovací soustava

- patří mezi základní výstupní zařízení, skládá se ze dvou vlastních prvků: grafický adaptér a (monitor, display, atd.)

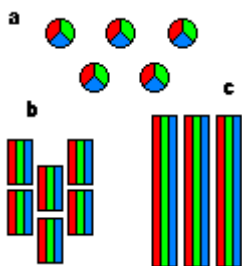
Každá zobrazovací soustava může pracovat ve dvou režimech:

**textový režim** – obraz je rozdělen na plíčka z nichž každé zobrazí 1 znak, ty pak tvoří řádky a sloupce (80 sloupců a 25 řad)

**grafický režim** – obraz je tvořen jako matice bodů a tvoří se rozsvícením určitých bodů.

### Parametry monitoru:

umístění a tvar otvorů masky (tvar luminoforu)



a) **Delta** – uspořádání do trojúhelníku, velká plocha masky – náchylnost na tepelné roztažení.

b) **In-line** – luminofory jsou naneseny v řadě vedle sebe, výrazně zlepšuje vlastnosti.

c) **Trinitron** – luminofory nanesené v řadě vedle sebe přes celou obrazovku. Otvory v masce jsou velké, hrozí jejich porušení – maska musí být robustní, velká hmotnost nebo zpevnění pomocí vodorovných drátů (mohou být vidět na světlém pozadí).

Každý monitor musí být přizpůsoben videokartě CGA, VGA, SVGA, ...

Monochromatický nebo barevný

**Velikost obrazovky** 14“, 15“ – na ústupu, 17“ – standardní velikost, 19“, 21“ – grafické aplikace.

**parametr FS (Full Screen)** – říká jak monitor využívá celou plochu obrazovky.

**Horizontální frekvence** (řádkový kmitočet (kHz)) určuje kolik řádků se vykreslí za 1 sec. (15 000)

**Vertikální frekvence** – udává počet obrazů zobrazených za sekundu (Hz) min 70 Hz záleží na rozlišení. Je možné se setkat s tzv. prokládáním (půl snímky).

Při zobrazení různých grafických režimů dochází k posunutí obrazu popřípadě jeho zkreslení.

Monitor by měl být vybaven mikroprocesorovým řízením nastavení obrazu.

**Odzrcadlení** – neleskne se okolní světlo **flat screen** – malé zakřivení obrazovky realističtější obraz (Trinitron) **green** – (chrání životní prostředí) – přepnutí monitoru do pohotovostního režimu běžný příkon 125 W snížen na 15 W

**degauss** – demagnetizace masky obrazovky.

**LR (Low Radiation), TCO** - norma odstraňující nežádoucí vyzařování (do předního směru).

## Ploché displeje

**LCD (Liquid Crystal Display)** – tekuté krystaly uzavřené mezi dvěma skleněnými deskami s elektrodami a polarizačním filtrem. Molekulární tyčinky se prostorově orientují působením napětí na elektrodách, tím vzniká obraz. Světlo průchodem LCD displejem ztrácí intenzitu => malý kontrast.

**STN (Super Twisted Nematic)** – zvětšený úhel natáčení na 240°, větší kontrast a úhel směru pohledu.

**DSTN (Double Super Twisted Nematic)** – obsahuje 2 vrstvy STN na sobě, tyčinky se natáčejí do protisměru.

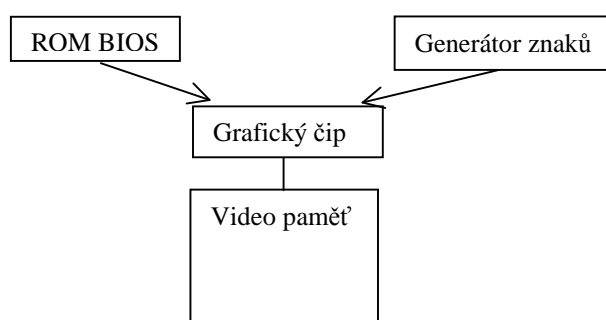
**TFT (Thin Film Transistor)** – vrstvy jsou obsazeny drobnými tranzistory, přičemž každý řídí jeden zobrazovací bod.

Výhody: zrychlení reakční doby, menší spotřeba, menší tloušťka, velký kontrast i jas.

Nevýhoda: vysoká cena

**Plazmové displeje** – obrazu se docílí vyzařováním směsy plynů (neon + argon).

## Grafické adaptéry



**Grafický čip** – zpracovává instrukce mikroprocesoru, předává data do převodníku, který je odesílá do monitoru.

Výrobci – S3, ATI, MATROX, CYRUS Logic, NVidia, ...

**Video paměť** – grafický čip do ní zapisuje informace o každém zobrazovaném bodu.

Velikost, rozlišení, rychlost.

**Generátor znaků** - generuje znaky zobrazované v textovém režimu (ascii)

**ROM BIOS** - obsahuje údaje o parametrech grafického adaptéru, spolupracuje s BIOS PC.

## Tiskárny

- slouží k přenosu dat na papír, fólii, atd.

### **Jehličkové tiskárny**

(1), 7, 9, 24 jehliček, mají tiskovou hlavu, jehličky jsou připojeny k elektromagnetu a vystřelují přes pásku na papír, lze použít barevné pásy a vytvářet průklepy (kopie).

### **Tepelné tiskárny**

princip je podobný jako u jehličkové tiskárny, jehličky jsou zahřáté na vyšší teplotu a při dotyku speciálního papíru se vytváří zbarvení.

### **Inkoustové tiskárny**

- tiskne se pomocí inkoustu, který je stříkán na papír. V podstatě existují 3 typy:

*plynulý tisk* - proud inkoustu je vychylován VF vlnami, po dopadu na papír vytváří natisknutou stopu.

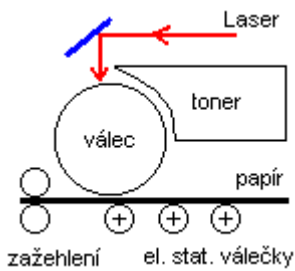
*piezoelektrický tisk* - vystřikování kapek inkoustu je docíleno elektromechanickým piezoelektrickým měničem.

*tepelný tisk (bubble jet)* - tryska obsahuje topné tělíčko, které v krátkosti začne vařit inkoust (500° C), vzniklé bublinky vystřikují inkoust z trysky.

Kvalitu tisku ovlivňuje typ použitého inkoustu a kvalita papíru. Drahý provoz a levná tiskárna.



## Laserové tiskárny



- na snímáný obraz (poslaný z PC) se převede na videodata, která napájí laser. Paprsek je vychylován skupinou zrcadel na rotující válec. V místech dopadu paprsku dojde k nabití válce statickou elektřinou a při průchodu kazetou s tonerem se na nabitá místa toner přichytí vlivem statické elektřiny. V okamžiku, kdy papír prochází kolem válce, dojde k přetažení toneru z válce na papír, neboť papír je taktéž nabit elektrostatickou energií. V závěrečné fázi je toner na papíru zažehlen a elektrostatický náboj z papíru vybit.

## Přenos dat

### základní pojmy:

- při přenosu informací mezi zdrojem a příjemcem musí probíhat podle předem stanovených pravidel.

**Přenosový kanál** - slouží k přenosu dat a představuje technické prostředky po kterých jsou data přenášena (sběrnice, optika, twistper) je charakterizován šířkou toku dat ( šířka přenosového kanálu) v bitech, Bytech.

**Přenosová rychlost** - vyjadřuje počet bitů přenesených za jednotku času.

**Modulační rychlost** - Bd/s Baud vyjadřuje změnu nul a jedniček.

### **Přenosový výkon**

**Sériový přenos** - data jsou přenášena za sebou, pomalý, výhoda - možnost přenosu na větší vzdálenosti.

**Paralelní přenos** - vyšší přenosový výkon (8 bitů - 1 Byte paralelně)

Při přenosech dat je potřeba správně vyhodnotit začátek procesu, jednotlivé informační jednotky (znaky) se přenáší v časové posloupnosti:

- **synchrónní přenos** - stálé časové intervaly
- **asynchronní přenos** - různé časové intervaly

### Zabezpečení přenosu:

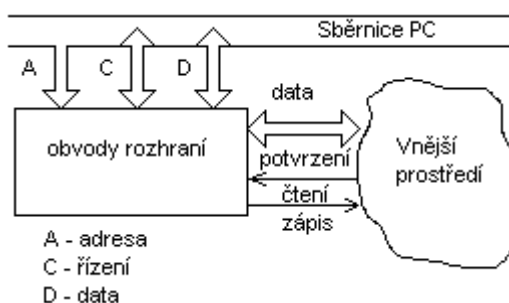
- odstranění rušení (kódování) - lze identifikovat (případně odstranit) případné chyby. přenášená informace se obvykle rozdělí na část datovou a zabezpečující:

- 1) **paritním bitem** - doplnění 1 bitu tak, aby počet jedniček byl sudý nebo lichý.
- 2) **kontrolní součet** - sčítání znaků do pomocného registru, součet je odeslán s daty, příjemce provede druhý součet a porovná je.
- 3) **cyklické kódy (CRC)** - blok informací o délce k bitů (lze jej vyjádřit mnohočlenem) doplníme o m zabezpečovacích bitů.  $I = a_{k-1} \cdot 2^{k-1} + a_{k-2} \cdot 2^{k-2} + \dots + a_1 \cdot 2^1 + a_0 \cdot 2^0$  Pomocí tzv. generačního mnohočlenu zprávu zakódujeme, tím nám vznikne blok dat (opět mnohočlen), který je beze zbytku dělitelný generačním mnohočlenem. Této vlastnosti využijeme při zjišťování správnosti přenosu. Kodéry a dekodéry cyklického kódu lze realizovat pomocí Hardwaru - rychlost pomocí posuvných registrů.

### Rozhraní (brána, port)

- tvoří mezičlánek mezi vnitřními směrnicemi PC a vnějším prostředím, obvykle pracuje s číslicovým rozhraním, ale existují i rozhraní analogová - ty obsahují A/D a D/A převodníky.

## Paralelní rozhraní



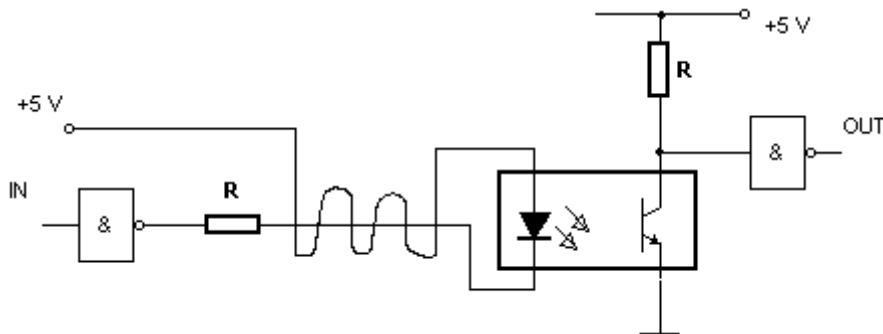
Paralelní rozhraní může být jednosměrné nebo obousměrné.

## Realizace rozhraní

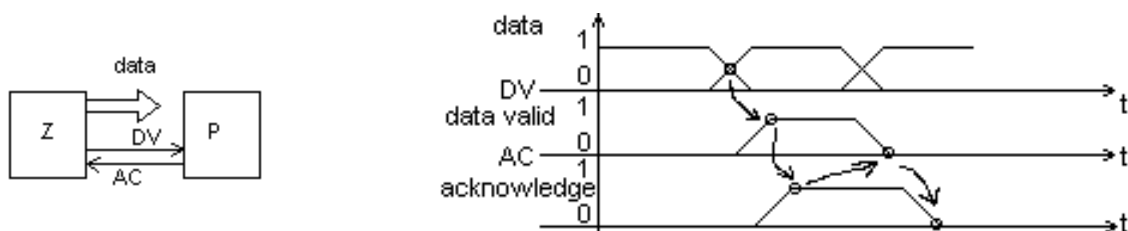
*Třístavový výstup má stav vysoké impedance* – obdoba odpojení

*Oddělení sběrnice* – odpojení vnitřních obvodů PC od vnějších periférií - výkonové posílení datových signálů např. 74LS245 (8 x D)

*Pomocí optočlenů* – lze použít i na velké vzdálenosti (km) – proudová smyčka.



Princip komunikace asymetrického rozhraní – na řízení přenosu dat se podílí jak zdroj tak příjemce dat – vzájemné potvrzování přenesených dat **Handshake**



Na potvrzení příjemce zdroj reaguje ukončení signálu data platná DV.

Další možnost přenosu využívá **přerušovací systém**. Pozn.: povolení přerušování, obsluha periférie, priorita, řadič přerušování.

**DMA (Direct Memory Access)** – přímý přístup do paměti, není řízen mikroprocesorem, řadič DMA.

**Programovatelné rozhraní 8255 A** – vykonávají autonomně svojí funkci nezatěžuje mikroprocesor.

**SPP (Standard Parallel Port)** – standardní paralelní port CENTRONICS – původní podoba paralelního rozhraní, určeno pro připojení tiskárny, jednosměrné, úroveň TTL, konektory na straně PC Cannon 25 pin, druhá strana Centronics 36 pin. Přístup k paralelnímu portu je umožněn přes tři adresy:

- BA + 0 – bázová adresa obsahuje výstupní data.
- BA + 1 – jsou vstupní řídicí signály (používá 5 bitů)
- BA + 2 – řídicí výstupní signály (3F8)

**EPP (Enhanced Parallel Port)** - je schopen pracovat jak ve standardním režimu (SPP), tak v rozšířeném, kdy umožňuje obousměrný přenos dat (s rychlostí až 2 MB/s). Periférie může používat až 255 vstupních a výstupních registrů, neboť datová sběrnice přenáší i 8 bitovou adresu. Pro řízení portu se využívají další adresy dle tabulky:

BA + 0	Data SPP
BA + 1	Stav SPP
BA + 2	Řízení SPP
BA + 3	Adresa EPP
BA + 4	Data EPP

### Časování zápisu dat na EPP

Zápis na adrese BA + 4 vyvolá:

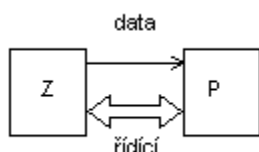
- write přejde do log. 0 indikuje zápis dat.
- data platná na datové sběrnici.
- potvrzení platnosti dat signálem data stb.
- příjem dat potvrdí periférie signálem wait.
- ukončení přenosu vrátí data stb a wait do neaktivního stavu.



**ECP (Extended Capabilities Port)** - tento protokol používá přídavný hardware k zajištění Handshakingu a s možností přenosu s podporou DMA kanálu.

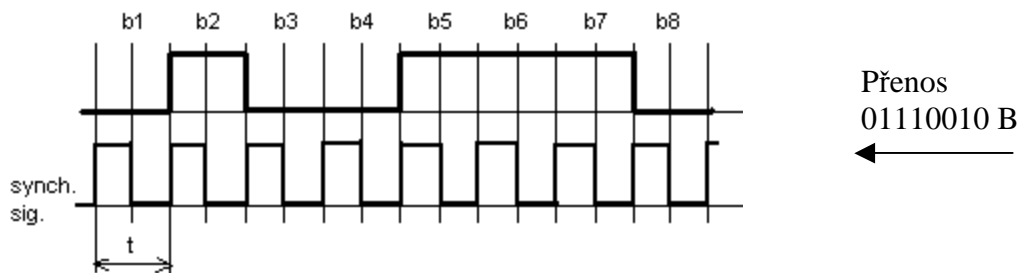
Nastavení paralelního portu se provádí programem SETUP, lze nastavit básovou adresu a režim (popřípadě přerušení).

## Sériová rozhraní



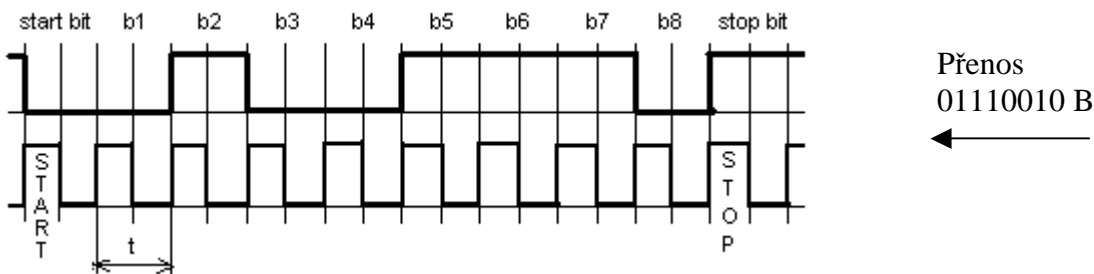
přenos může probíhat synchronně nebo asynchronně, datová sběrnice je tvořena pouze 1 vodičem.

U **synchronního přenosu** využívá zdroj i příjemce dat stejný synchronizační signál



Synchronizační signál musí být součástí řídicí sběrnice tak, aby jednotlivé bity byli za synchronizovány na straně zdroje i příjemce dat.

U **asynchronního přenosu** se využívá principu, podle něhož 2 signály o stejném kmitočtu zůstávají dostatečně dlouho synchronizovanými v krátkém časovém úseku. Je potřeba dopředu znát modulační rychlost a stanovit začátek přenosu. To je zajištěno používáním standardních modulačních rychlostí (9600 Bd) a zahájením přenosu tzv. start bitem.

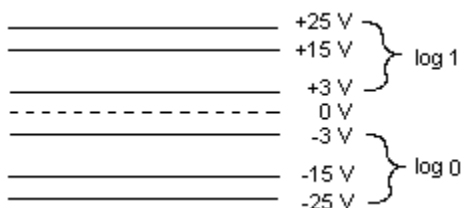


Začátek přenosu - datový signál - log. 0 - start bit - od tohoto okamžiku se generuje synchronizační signál pro příjem následujících 8 bitů, přenos je ukončen obvykle stop bitem - signál data do log. 1.

## Rozhraní RS - 232 C

- patří mezi nejrozšířenější rozhraní používané pro průmyslové účely z toho vychází i elektrické vlastnosti.

### Napěťové úrovně



Rozhraní je bezpečné, zkratu vzdorné, přístroje je možno připojovat i odpojovat při zapnutém PC. Jednotlivé linky mohou dodávat proud až 10 mA. U stolních PC obvykle vstupní linky rozeznávají napětí nad 1,25 V jako log 1 a napětí pod 1 V jako log. 0. Mohou spolupracovat s TTL logikou.

Rozhraní používá 9 pinový (25 pinový) konektor Cannon s následujícími signály:

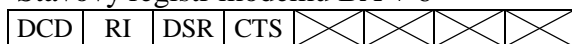
1	vstup	DCD	Detektor přijímaného signálu
2	vstup	RxD	(Receive Data) Přijímané data
3	výstup	TxD	(Transmit Data) Vysílané data
4	výstup	DTR	Pohotovost
5		GND	Zem
6	vstup	DSR	Pohotovost
7	výstup	RST	Výzva k vysílání
8	vstup	CTS	Pohotovost
9	vstup	RI	Indikátor zvonění (Ring)

Veškeré funkce sériového portu jsou dostupné podobným způsobem jako u paralelního – pomocí registrů na adresách BA + offset. Mezi často používané patří:

Řídící registr modemu BA + 4

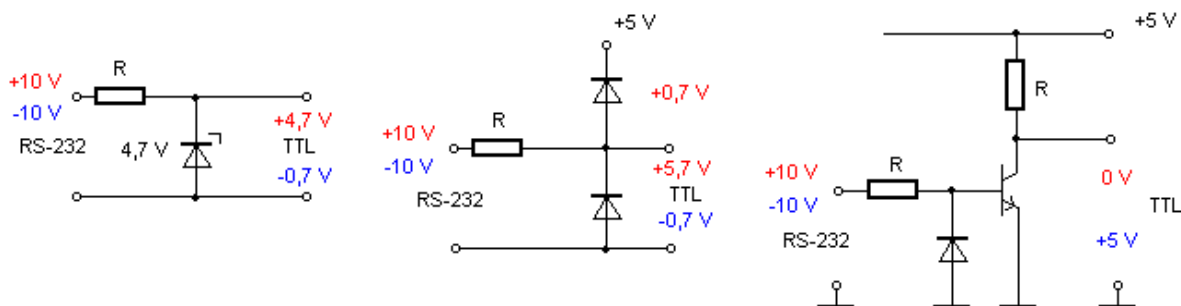


Stavový registr modemu BA + 6



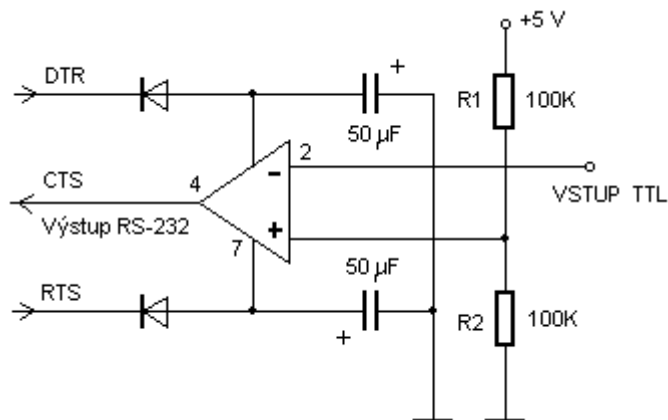
### Převodníky RS - 232 C – TTL

- chceme-li sériovým portem ovládat zařízení s úrovní TTL musíme přizpůsobit napěťové úrovně.



### Převod TTL na RS – 232 C

- v opačném případě je z úrovní napětí 0 V a + 5V potřeba vytvořit bipolární signál  $\pm 12$  V. Např. pomocí IO MAX 232 (viz cvičení EPO), v jednodušším případě můžeme použít OZ a napájení přímo z RS – 232 C.



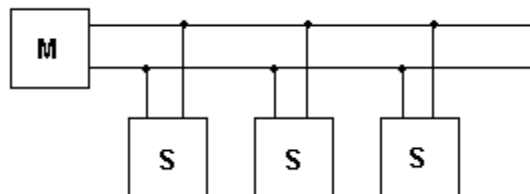
Napájení z linek DTR, RST musí dávat na prázdko  $\pm 7$  V.

## RS – 422 A a RS – 485

- tyto rozhraní vznikly z potřeby rychlejší komunikace. Využívají přídavné obvody pro vyloučení vzniku rušení, dosahují rychlostí řádově Mb/s. Tyto rozhraní využívají specifické vazební obvody a pro připojení k RS – 232 potřebují speciální převodník.

## Rozhraní I<sup>2</sup>C

(*Inter Integrated Circuit*) – jde o dvou vodičový interface vyvinutý firmou PHILLIPS s rychlostí přenosu 100 kB/s (400 kB/s). Jedno zařízení je Master, ostatní zařízení jsou Slave. Může propojovat více zařízení současně.



Master – inicializuje přenos dat tak, že vyšle nejprve adresu zařízení, které hodlá oslovit. Ostatní zařízení poslouchají a to, které pozná svojí adresu potvrdí její přijetí signálem ACK.

Součástí adresy je příznak zda budou data posílána do zařízení nebo z něj čtena.

pozn. kvantování – rozdělení osy y na určité úseky podle počtu bitů (8 bitů => 256 úseků).

## Analogově číslicové převodníky (A/D)

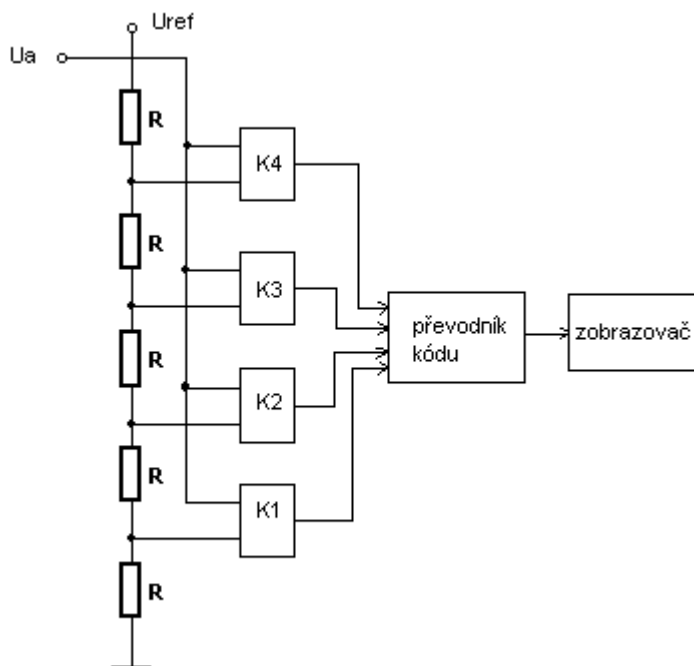
převod spojitého signálu na číslicový se provádí ve dvou krocích: Nejprve je signál periodicky vzorkován. Minimální kmitočet je 2krát  $f_{max}$ . Každému vzorkovacímu impulsu je potom v závislosti na jeho výšce přiřazeno  $n$  bitové slovo v binárním kódu. Obě fáze převodu mohou probíhat současně nebo postupně.

V 1 případě dochází k chybě způsobené dobou vzorkování v důsledku změny vstupního signálu.

V 2 případě je nutno použít vzorkovací zesilovač – což je analogová paměť, která drží konstantní hodnotu vstupního signálu až do dalšího vzorku.

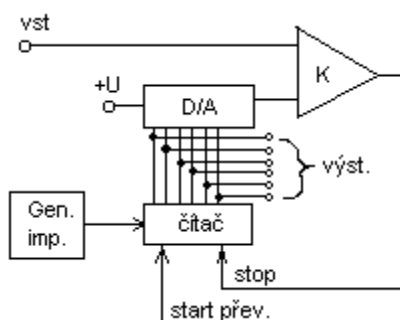
## Paralelní A/D převodník

- používá se tam, kde je vyžadována velmi krátká doba převodu. Principiálně je velmi jednoduchý, využívá rezistorový dělič, komparátory a převodník kódu.



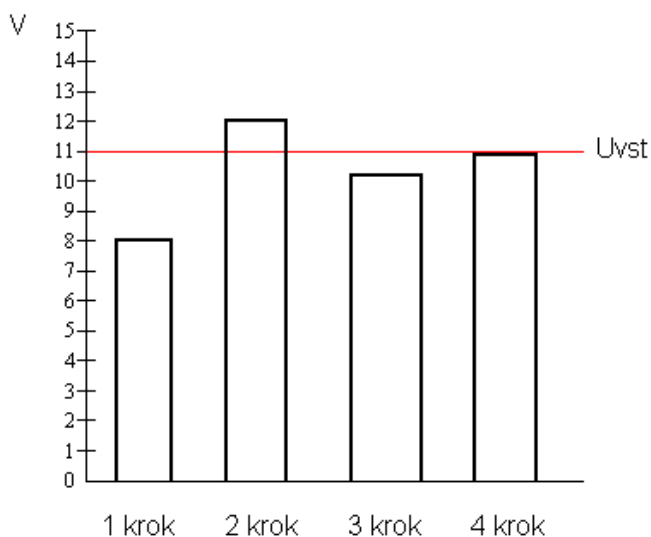
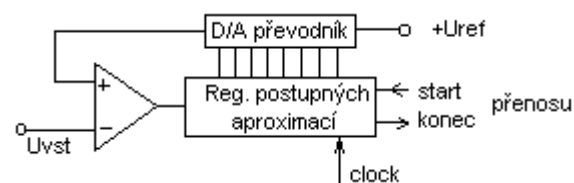
Přiváděné (vstupní) napětí je přiváděno na vstupy komparátoru a jejich druhé vstupy jsou připojeny na referenční napětí (tvoří kvantovací úroveň). Výstupy komparátoru se překlápí podle aktuální velikosti vstupního napětí.  $n$  výstupů z  $m$  je tedy překlopeno, ale pro binární vyjádření je potřeba tento kód  $n$  z  $m$  převést na číslicový údaj – převodník kódu.

## Čítací A/D převodník



Základem je komparátor, D/A převodník, čítač a generátor impulsů. Převod začíná vynulováním čítače, převáděné napětí se porovnává s napětím z D/A převodníku, které se postupně zvyšuje tak, jak čítač čítá impulsy. V okamžiku, kdy napětí D/A převodníku přeroste převáděné (vstupní) napětí, komparátor se překlápí a ukončí převod, v tomto okamžiku je na výstupu čítače číslo odpovídající velikosti vstupního napětí. Další převod se zahájí vynulováním čítače. Hlavní nevýhodou je rozdílná délka převodu.

## Sledovací A/D převodník



Základem je registr postupných aproximací, D/A převodník a komparátor. Hlavní rozdíl je v tom, že doba převodu je konstantní a trvá  $n$ -kroků pro  $n$ -bitový převodník. Převod začíná nastavením výstupu číslo jedna aproximačního registru na hodnotu H, což se projeví v D/A převodníku polovičním referenčním napětím. Výstupní napětí z D/A převodníku se porovná se vstupním napětím v komparátoru, jeli menší zůstává hodnota H jeli větší vrací se výstup k nule L. V druhém kroku se nastaví druhý výstup aproximačního registru na hodnotu H a celý postup se opakuje.

pro 4 bitový A/D převodník

$U_{vst} = 11 \text{ V}$

1. 1000 → 1000
2. 1100 → 1000
3. 1010 → 1010
4. 1011 → 1011 → 11 V